

TFS7701-7708 HiperTFS™-2产品系列

集成高压MOSFET的双管正激和反激式电源控制器

产品增强功能

- 提供可选的132kHz主开关频率，可降低成本和减小磁芯尺寸
- 相比HiperTFS-1，提高了主峰值功率
- 自偏置高压端驱动器省去了高压端偏置绕组和二极管
- 修改了封装引线形式和引脚布局，更便于插入和PCB布局
- UV_(ON)待机阈值容差更为严格
- 改进了待机空载性能

主要优势

- 双管正激主电源(66 kHz/132 kHz)和反激(132 kHz)待机电源的单IC解决方案
- 集成度高，可缩小电源设计的外形尺寸并提高其功率密度，同时减少元件数
- 集成了控制、栅极驱动和三个功率MOSFET
- 电平移位技术省去了脉冲变压器
- 保护功能包括：输入欠压保护(UV)、输入过压保护(OV)、过热保护(OTP)、输出过压保护(OVP)、待机过功率因数校正(OPC)、短路保护(SCP)和限流(I_{LIMIT})
- 变压器复位控制功能 - 可防止在任何条件下出现饱和
- 主占空比工作超过50%，可减小RMS电流和降低输出二极管电压额定值
- 在整个输入电压范围内，待机过载功率变化低于10%
- 采用超薄封装，峰值输出功率最高可达586 W

- 满载时效率>90%
- 可通过夹片快速安装到散热器，无需隔热垫
- 无卤素和符合RoHS

典型应用

- PC (80 PLUS®铜牌及80 PLUS银牌认证)
- 打印机
- LCD电视机
- 视频游戏机
- 高功率适配器
- 工业电源及电器电源

输出功率表

产品 ^{t3}	双管正激 380 V		反激式 100 V - 400 V
	连续 ¹ (50 °C)	峰值 ²	连续 (50 °C)
TFS7701H	148 W	187 W	20 W
TFS7702H	190 W	297 W	20 W
TFS7703H	229 W	375 W	20 W
TFS7704H	251 W	419 W	20 W
TFS7705H	269 W	466 W	20 W
TFS7706H	298 W	513 W	20 W
TFS7707H	322 W	553 W	20 W
TFS7708H	343 W	586 W	20 W

表 1. 输出功率表

注释:

1. 最大的实际连续输出功率是在规定的环境温度下，在有足够的散热以维持散热片温度≤95°C（详细信息请参见“主要应用指南”部分）的敞开放式设计中测量得到的。
2. 峰值负载小于10秒，平均功率小于最大连续负载。
3. 封装：eSIP-16F。（注：直接安装到散热器，无需隔热SIL垫）。

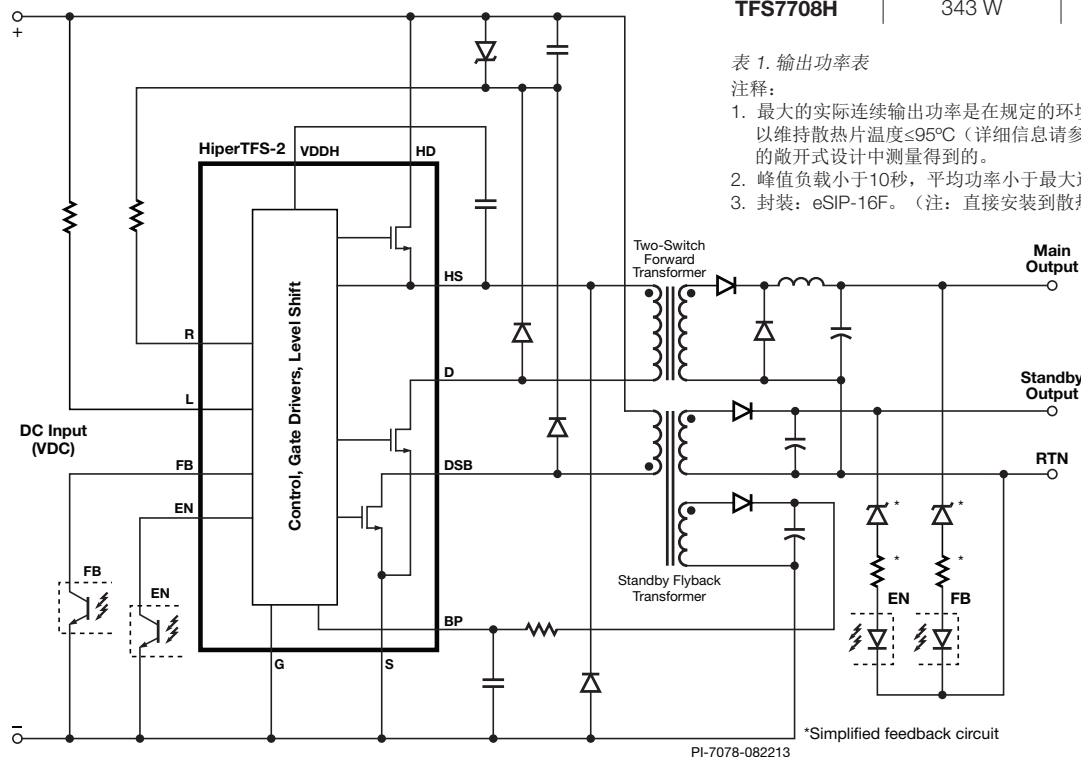
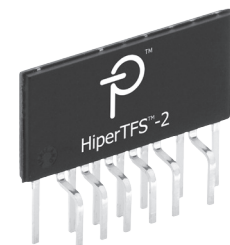


图 1. 双管正激与反激转换器电路原理图



eSIP-16F (H封装)
图 2. 封装选项

目录

说明	3
产品特点	3
引脚功能描述	5
引脚配置	5
功能结构图	6-7
功能描述	8
设计、装配和布局注意事项	14
布局注意事项	17
变压器次级和输出二极管	21
主转换器典型波形	22
快速设计校验	23
设计范例	25
绝对最大额定值	27
参数表	27
封装详情	34
元件订购信息	41
元件标识信息	41

说明

HiperTFS-2系列器件同时将高功率双管正激转换器和中功率反激（待机）转换器集成到单个超薄eSIP™功率封装。该单芯片解决方案提供了双管正激转换器和反激转换器控制器、高压端和低压端驱动器、所有三个高压功率MOSFET，省去了转换器所需的高成本外部脉冲变压器。该器件非常适合同时需要最大功率为586 W（峰值）的主电源转换器（双管正激）和最大功率为20 W的待机电源转换器（反激）的高功率应用。HiperTFS-2器件具备Power Integrations的整套标准保护功能，例如集成软启动、故障及过载保护、迟滞热关断等。HiperTFS-2采用先进的功率封装技术，可简化双管正激拓扑结构、安装及散热管理的复杂程度，同时在单个紧凑封装中具有极高的功率能力。该器件可在宽输入电压范围内工作，并且可用于HiperPFS等功率因数校正级之后。

双管正激电源转换器通常用于要求采用成本效益的转换器的应用，该转换器不但应效率高、快速瞬态响应，而且对输入电压波动抑制效果好。HiperTFS-2器件中集成的双管正激控制器允许以远远超过50%的占空比进行工作，因此对传统的拓扑结构做了很大改进。这一改进可降低RMS电流导通损耗，同时又能缩减大容量电容的尺寸和成本，以及降低输出二极管电压额定值。更高级的设计还可采用变压器磁通复位控制（饱和和保护）和高压端MOSFET充电恢复开关，以进一步降低开关损耗。通过这种创新组合可设计出效率极高的电源，同时只需使用更小的MOSFET、更少的无源及分离元件以及更小的低成本变压器。

HiperTFS-2的反激式待机控制器和MOSFET解决方案基于非常流行的TinySwitch™技术，该项技术因其工作方式简单、轻载效率高且性能可靠而在数十亿电源转换器IC中被广泛采用。该反激转换器可提供高达20 W的输出功率，且其内置过载功率补偿可降低元件设计裕量。

产品特色

受保护的双管正激与反激组合解决方案

- 集成了三个高电压功率MOSFET、主控制器和待机控制器以及栅极驱动器
- 电平移位技术省去了脉冲变压器
- 可编程输入欠压(UV)检测可防止关机时输出的不良波动
- 可编程输入过压(OV)检测；锁存和非锁存
- 精确的迟滞热关断保护(OTP)
- 精确、可选择的逐周期电流限流（主电源和待机电源）
 - 提供线电压补偿的待机MOSFET电流限流，以实现待机过功率补偿(OPC)

- 完全集成的软启动电路降低了器件的启动应力
- 简单快速的AC复位
- 降低EMI
 - 同步的66/132 kHz正激和132 kHz反激转换器
 - 频率抖动
- 可省去多达30个分立元件，从而提高系统可靠性并降低成本

非对称双管正激降低了损耗

- 允许以>50%的占空比工作
 - 降低初级侧RMS电流和导通损耗
 - 缩减大容量电容的尺寸和成本
 - 允许更小的电容或更长的维持时间
 - 允许使用较低压的输出二极管以提高效率
- 变压器复位控制
 - 防止变压器在任何条件下出现饱和
 - 增大占空比以满足AC周期电压跌落穿越
- 占空比软启动
 - 具有大容量输出电容，满足2 ms ~ 20 ms启动
- 自偏置高压端驱动器省去了高压端偏置绕组(66 kHz)
- 远程ON/OFF功能
- 具有电流限流的电压模式控制器

20 W反激式电源，具有可选功率限制

- 基于TinySwitch-III的转换器
- 可选功率限制（10 W、12.5 W、15 W和20 W）
- 内置过载功率补偿(OPC)
 - 单一的过载功率与输入电压变化关系
 - 在过载条件下降低元件应力
 - 减小变压器和输出二极管所需的设计裕量
- 带快速AC复位的输出过压保护(OVP)
 - 锁存、非锁存或自动重新启动
- 带自动重新启动的输出短路保护(SCP)

用于高功率应用的高级封装

- 采用超薄封装，峰值输出功率可达586 W
- 可通过夹片快速安装到散热片
 - 可直接连接到散热片，无需隔热垫
 - 热阻比TO-220更小
 - 散热块连接到地电位以降低EMI
- 采用两排引线结构，便于插入PCB
- 将两个电源转换器置于单一封装内，可降低装配成本和布板尺寸

特性	典型双管正激	HiperTFS-2	HiperTFS-2的优势
额定占空比	33%	45%	更宽的占空比，将RMS开关电流降低17%。 $R_{DS(ON)}$ 损耗降低31%
最大占空比	<50%	63%	
开关电流(RMS)	100%	83%	
输出箝位二极管电压额定值	100%	79%	损耗更低。更宽的 D_{MAX} 可降低箝位二极管的电压额定值，降低幅度为 $V_O + V_D/D_{MAX}$
箝位电压	将二极管电压从零复位至 V_{IN}	从零复位至 $(V_{IN} + 130 V)$	利用快/慢速二极管组合，电荷恢复可限制高压端MOSFET C_{OSS} 损耗
热关断	---	118 °C热关断/ 55 °C迟滞	HiperTFS-2具备集成的OTP器件保护功能
电流检测电阻	0.5 V压降 (0.33 Ω [300 W时])	无检测电阻	提高了效率。MOSFET $R_{DS(ON)}$ 检测省去了检测电阻
高压端驱动	需要栅极驱动变压器 (成本高)	内置高压端驱动	成本更低；省去元件。省去低成本栅极驱动变压器（EE10或环形磁芯）
元件数目	较高	较低	最多可省去30个元件，具体视规格而定。
TinySwitch过载功率补偿与输入电压的变化关系	---	内置补偿	设计更安全；更容易设计电源。可根据输入电源拉平待机过载输出功率
封装PCB爬电距离	TO-220 = 1.17 mm	eSIP16/12 = 2.3 mm	HiperTFS-2封装引脚符合功能性安全间距要求
封装装配	2 × TO-220封装， 2 × SIL（隔热）， 1个主控制器， 1个待机控制器	1个封装	无需SIL（隔热）垫

表 2. HiperTFS-2与其他典型高功率电源之间的差异汇总

引脚功能描述

主漏极(D)引脚

低压端MOSFET晶体管正激转换器的漏极。

待机漏极(DSB)引脚

待机电源MOSFET的漏极。

接地(G)引脚

该引脚为低压端控制器的基质提供信号电流路径。设计该引脚，可实现到低压端控制器基质的独立单点(Kelvin)连接，从而消除源极引脚高开关电流可能产生的感应电压。接地引脚不适用于承载高电流，其仅用作电压参考连接。

源极(S)引脚

源极引脚是待机电源和主电源共同的引脚。

复位(R)引脚

该引脚可提供信息，用以限制与馈入线电压检测引脚和复位引脚的电流成函数关系的最大占空比，防止主变压器出现逐周期饱和。该引脚也可被拉高至旁路引脚，仅对主转换器进行远程信号ON/OFF控制。

使能(EN)引脚

该引脚为待机控制器的使能和流限选择引脚。在启动之前，会对连接在使能与旁路引脚之间的电阻值进行检测，以便从多个内部待机流限值中选择其中一个。

线电压检测(L)引脚

该引脚提供输入体电压线电压检测功能。该信息被欠压和过压检测电路同时用于主及待机转换器。该引脚也可被拉高至旁路引脚，或被拉低至源极引脚，以同时对待机及主电源实施远程ON/OFF控制。线电压检测引脚与复位引脚配合工作，执行占空比限制功能。线电压检测引脚对待机流限值进行补偿，以拉平与输入电压成函数关系的输出过载功率特性。

反馈(FB)引脚

该引脚为两个主晶体管正激转换器提供反馈。从反馈引脚至接地线路吸电流的增大，将导致工作占空比降低。该引脚还选择启动时主器件的流限值（工作方式类似于使能引脚）。

旁路(BP)引脚

这是低压端控制器的去耦工作电压引脚。启动时，连接到该引脚的电容从内部的电流源进行充电。在正常工作情况下，通过从待机电源上的低压端偏置绕组吸取电流来维持电容电压。该引脚还可用于对主控制器执行远程ON/OFF控制。如果我们需要导通主控制器，将额外电流驱动至旁路引脚即可实现。旁路引脚还可执行锁存关断功能，以在旁路引脚电流超过阈值时禁止待机和主控制器。当线电压检测引脚电压低于欠压(off)待机阈值时，锁存即复位。旁路引脚电容值可用作选取66 kHz (1 μ F)或132 kHz (10 μ F)主开关频率。

高压端工作电压(VDDH)引脚

这是高压端偏置(VDD)引脚，电压约为11.5 V。该电压通过来自内部高压电流源的电流和/或来自低压端待机偏置电源的自举二极管的电流来维持。

高压端源极(HS)引脚

高压端MOSFET的源极引脚。

高压端漏极(HD)引脚

高压端MOSFET的漏极引脚。该MOSFET随着低压端源极和接地引脚而浮动。

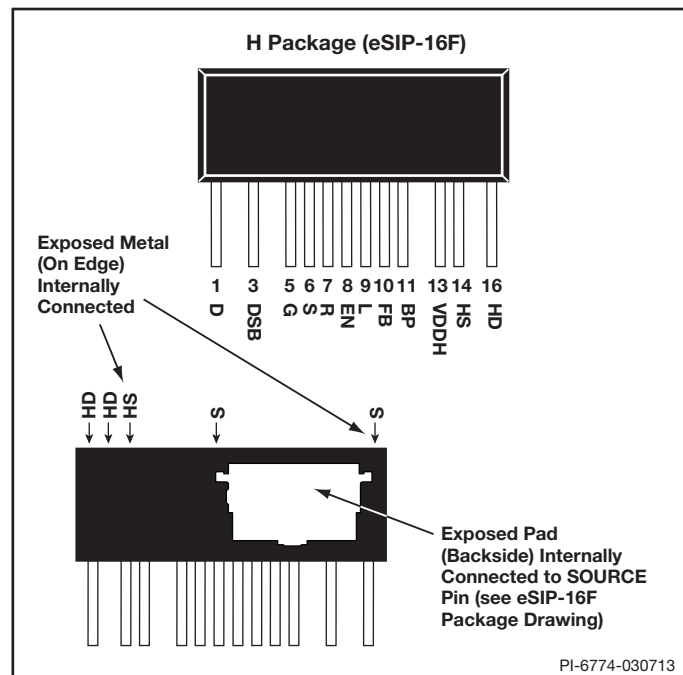


图 2. 引脚配置

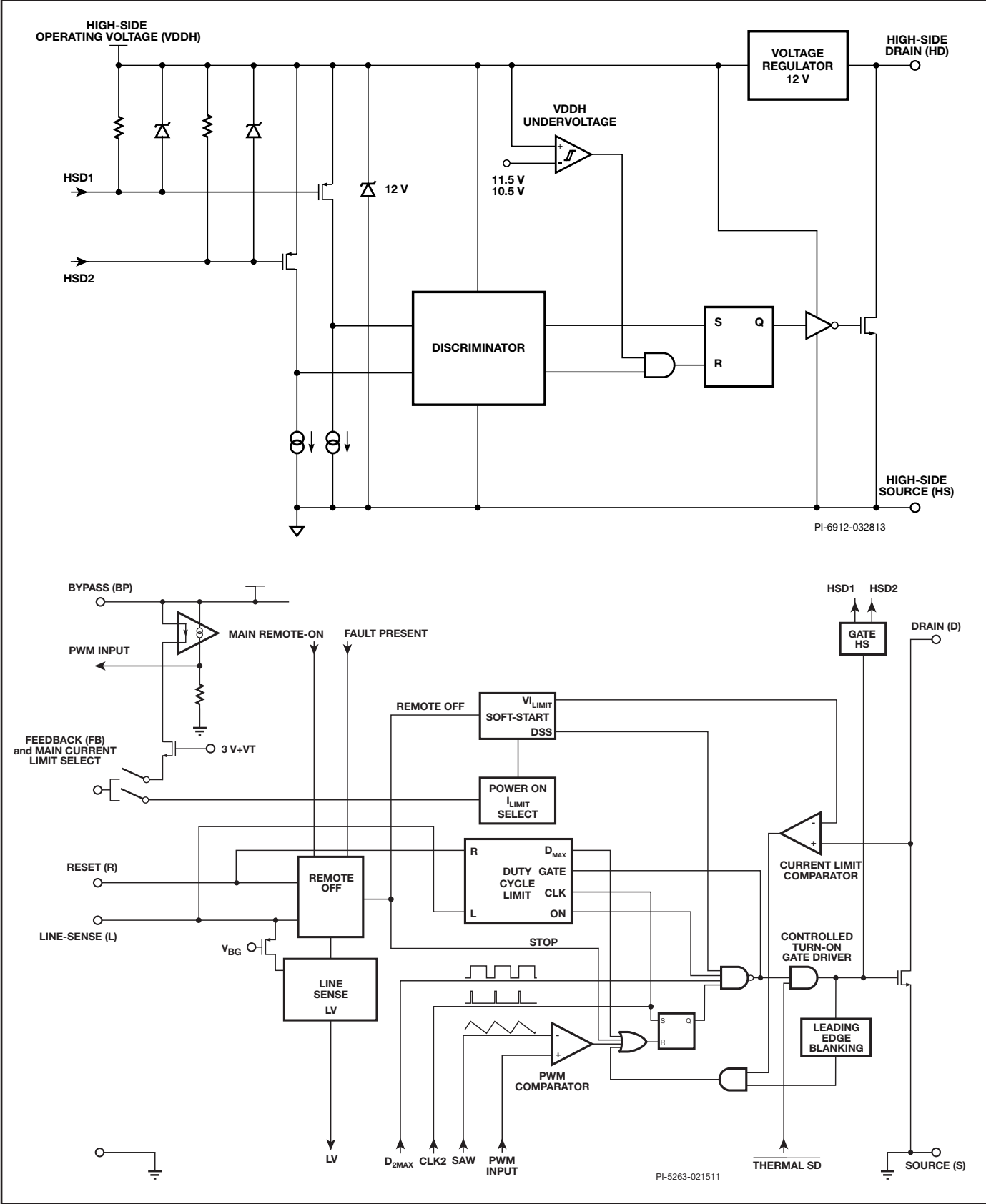


图 3. 双管正激转换器的功能结构框图

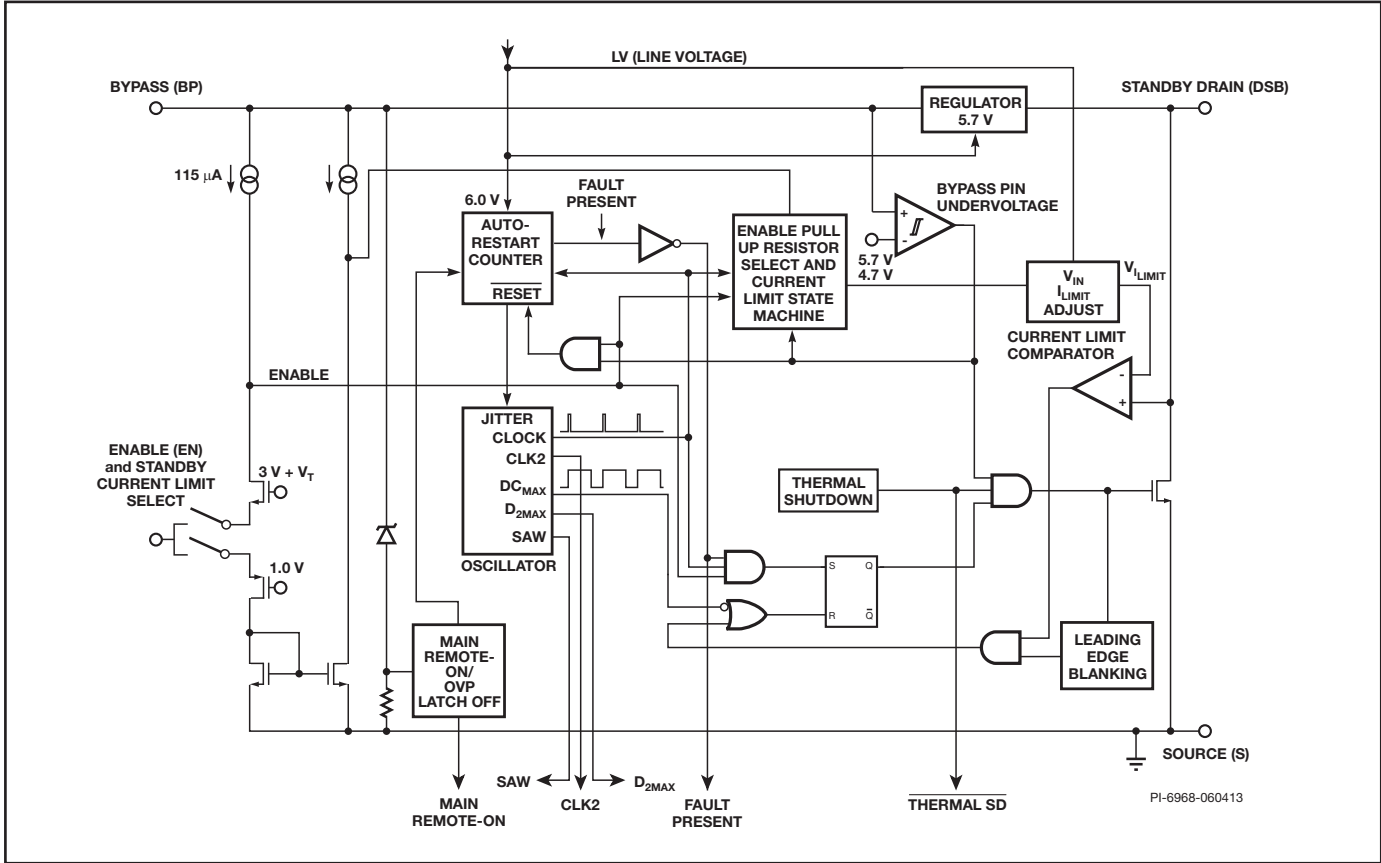


图 4. 反激/待机转换器的功能结构框图

功能描述

HiperTFS-2中包含双管电源控制器和相关的低压端MOSFET，以及高压端驱动器和高压端MOSFET。

- HiperTFS-2双管正激包含一个控制器以及低压端功率MOSFET、高压端功率MOSFET、高压端驱动器和66/132 kHz可选主开关频率（与待机同步）。主转换器以固定频率（采用66 kHz模式时，正好是待机控制器工作频率的一半）在电压模式（线性占空比控制）下工作。这种控制可以将电流输入（反馈引脚）转换为开漏MOSFET主漏极引脚的占空比，随着来自反馈引脚的源电流的增大而降低占空比。
- HiperTFS-2固定频率(132 kHz)待机反激包含一个控制器和基于TinySwitch-4的功率MOSFET。该器件在多级ON/OFF限流控制模式下进行工作。当来自使能引脚的源电流低于阈值时，开漏MOSFET（待机漏极引脚）导通，当使能引脚电流高于阈值时，开关被禁止。

除了具备高压启动、逐周期电流限制、环路补偿电路、自动重新启动、热关断等基本功能外，HiperTFS-2主控制器还集成了多项能降低系统成本、提高电源性能和设计灵活性的额外功能。

主转换器概述

HiperTFS-2的主转换器是双管正激转换器（但HiperTFS-2可以用于其他双管拓扑结构）。该拓扑结构包含一个低压端功率MOSFET和一个高压端功率MOSFET，两者同时开关。就HiperTFS-2而言，低压端MOSFET为725 V MOSFET（基质连接至源极引脚）。高压端MOSFET为530 V MOSFET（基质连接至高压端漏极(HD)引脚）。因此，低压端与高压端MOSFET的基质都连接至安静的电路节点（分别为0 V和 V_{IN} ），这意味着两个MOSFET均为电气安静的基质 - 这有利于提高EMI性能。

低压端MOSFET就有非常低的 C_{OSS} 电容，因此可以在不损害性能的前提下进行硬开关。由于采用外部箝位配置，可以在高负载时对高压端MOSFET进行实质的软开关（从而消除大部分的高压端电容开关损耗），有助于提高效率。低压端MOSFET上更高的击穿电压允许变压器复位电压超过输入电压，从而允许在占空比大于50%的情况下进行工作。以更高的占空比进行工作不仅能降低RMS开关电流，还能降低输出二极管电压额定值，两者都有助于提高效率。

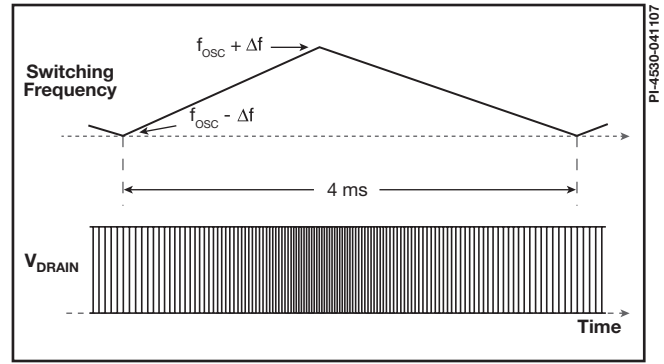


图 5. 开关频率抖动（理想化的 V_{DRAIN} 波形）

HiperTFS-2还包含一个用于控制高压端MOSFET的高压端驱动器。该外部自举二极管（或内部自偏置）高压端驱动器可省去栅极驱动器变压器 - 许多其他的双管正激电路都用到的低成本元件。

主转换器启动工作原理

一旦反激式（待机）转换器启动并运行后，主转换器就可以由两项功能使能。第一种情况是，旁路引脚远程开电流必须高于远程开阈值($I_{BP(ON)}$)，该阈值由外部远程ON/OFF电路提供。该电流阈值具有防止噪声干扰的迟滞。一旦达到旁路远程开，HiperTFS-2还要求线电压检测引脚电流超过UV主转换器开电流($I_{L(MA-UVON)}$)，当使用4 M Ω 线电压检测引脚电阻时，该电流对应于约336 VDC输入电压。一旦达到该线电压检测引脚阈值，HiperTFS-2将进入60 ms预充电期间($t_{D(CH)}$)，以便在主转换器对

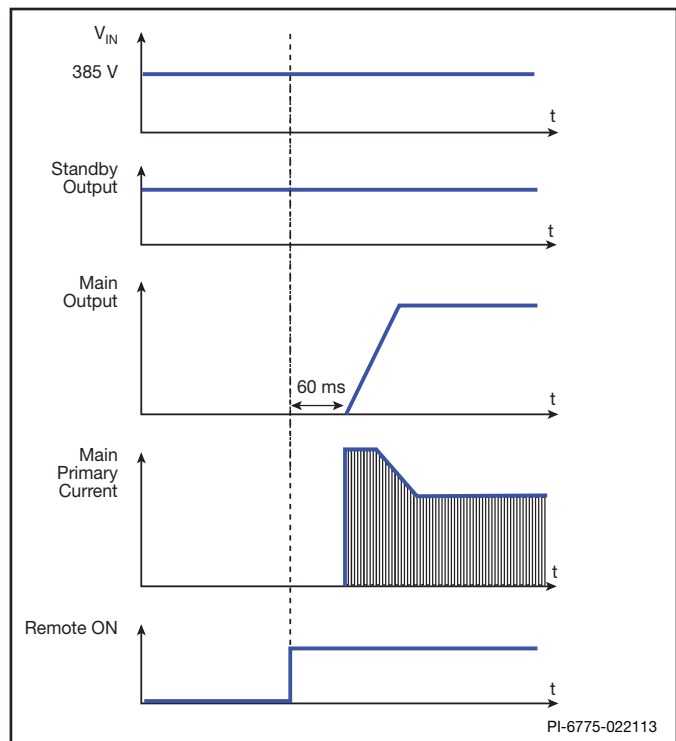


图 6. 遥控开控制的电源启动序列

大容量电容施加负载之前使PFC升压级达到稳压。此外，在该预充电期间，高压端驱动器通过自举二极管（或自偏置）从低压端辅助电压进行充电，并在主低压端MOSFET导通时进行充电，而主高压端MOSFET在此时保持关断。在预充电期间结束时，PFC升压级应达到或高于额定升压电压。HiperTFS-2开始开关，在软启动期间(t_{SS})持续进行。在软启动期间，最大占空比从最初的30%，在12 ms内逐步增大到最大值。逐步增大的占空比控制着启动期间的输出上升斜率，这有助于启动的良好控制，并能使控制环路在软启动快要结束时接管稳压控制，从而实现平滑过渡。当输出端存在很大的电容负载时，这样可使主电源在应用所要求的时间内启动（对于PC主电源应用，典型值 <20 ms）。

主转换器控制反馈(FB)引脚的工作原理

反馈引脚是来自主控制环路的控制环路反馈的输入端。在正常工作期间，反馈引脚用于为主转换器提供占空比控制。系统输出电压被检测出并转换为反馈电流。主转换器占空比随着从反馈引脚吸收的电流增大而减小，当电流约为2.1 mA时，占空比达到零值。反馈引脚的额定电压维持在约3.5 V。反馈引脚的内部极点设定在约12 kHz，以便于提供最佳的控制环路响应。

主转换器的最大占空比由线电压检测引脚和复位引脚的行为进行限定，它是一个根据线电压检测引脚和复位引脚的逐周期条件进行动态计算的值。

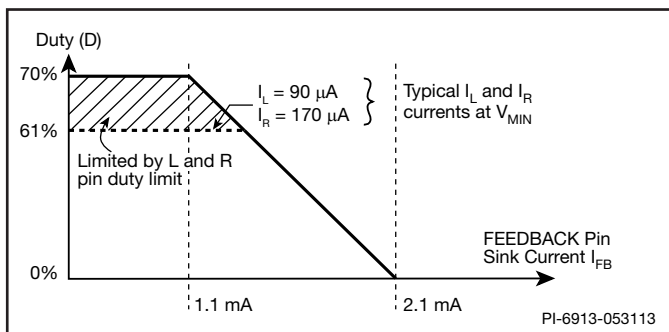


图 7. PWM占空比相对于控制电流的变化

主高压端驱动器

高压端驱动器是一个在高压端MOSFET源极(HS)引脚的电极电势下进行电气浮动的器件。该器件为高压端主MOSFET提供栅极驱动。低压端和高压端主MOSFET同步开关。高压端驱动器具有一个高压端工作电压供电引脚。外部电路或内部电流源提供工作电流以及高压端工作电压引脚。高压端工作电压具有一个12 V的内部分流稳压器。当驱动高压端MOSFET时，该器件消耗的电流约为2.3 mA。

高压端工作电压引脚具有一个欠压锁定阈值，用以在供电电压低于安全阈值时阻止栅极驱动。上电时，高压端驱动器保持关断状态，直到高压端工作电压充电至10.5 V以上，此时高压端驱动器被激活。最开始，高压端驱动器经由连接到高压端工作电压引脚的自举二极管从低压端待机辅助电源（约12 V）或从内部高压电流源进行充电。启动时，高压端MOSFET保持关断，但低压端MOSFET则导通60 ms，以便将高压端工作电压预充电至12 V。此后，高压端工作电压将由自举二极管或内部电流源提供。

一旦高压端驱动器开始进行工作，它将从低压端器件接收电平移驱动指令。这些驱动指令将会使高压端主MOSFET的导通和关断驱动与低压端主MOSFET同时进行。

高压端驱动器也包含片内热关断功能，但该温度值将被设为高于低压端器件的热关断温度。因此，低压端将总是首先关断。

主转换器最大占空比

线电压检测引脚电阻可将输入电压转换为线电压检测引脚电流信号。复位引脚电阻可将复位电压转换为复位引脚电流信号。线电压检测引脚和复位引脚的电流允许HiperTFS-2在逐周期的基础上决定最大占空比包络。该功能可确保在逐周期的基础上有足够的变压器复位时间，还可防止出现单周期变压器饱和，并在高输入电压下提供保护，具体方法是通过限制最大占空比防止变压器在导通期间达到不安全的磁通密度。这两种功能都允许从主变压器获得最佳性能。在生产过程中可以对占空比限值进行微调。

仅在下一主周期导通之前对线电压检测引脚和复位引脚进行采样。这样做是为了在系统中出现最小噪声时进行采样。由于线电压检测引脚和复位引脚中存在低电流信号输入，因此应注意防止这些引脚上出现噪声注入（详细信息请参见“布局注意事项”部分）。

可外部选择的主片内流限

在启动期间，反馈引脚和使能引脚都用于分别选择主转换器和待机转换器的流限。检测期间发生在器件初始启动之时和主或待机MOSFET开始开关之前。这样做是为了降低噪声干扰。

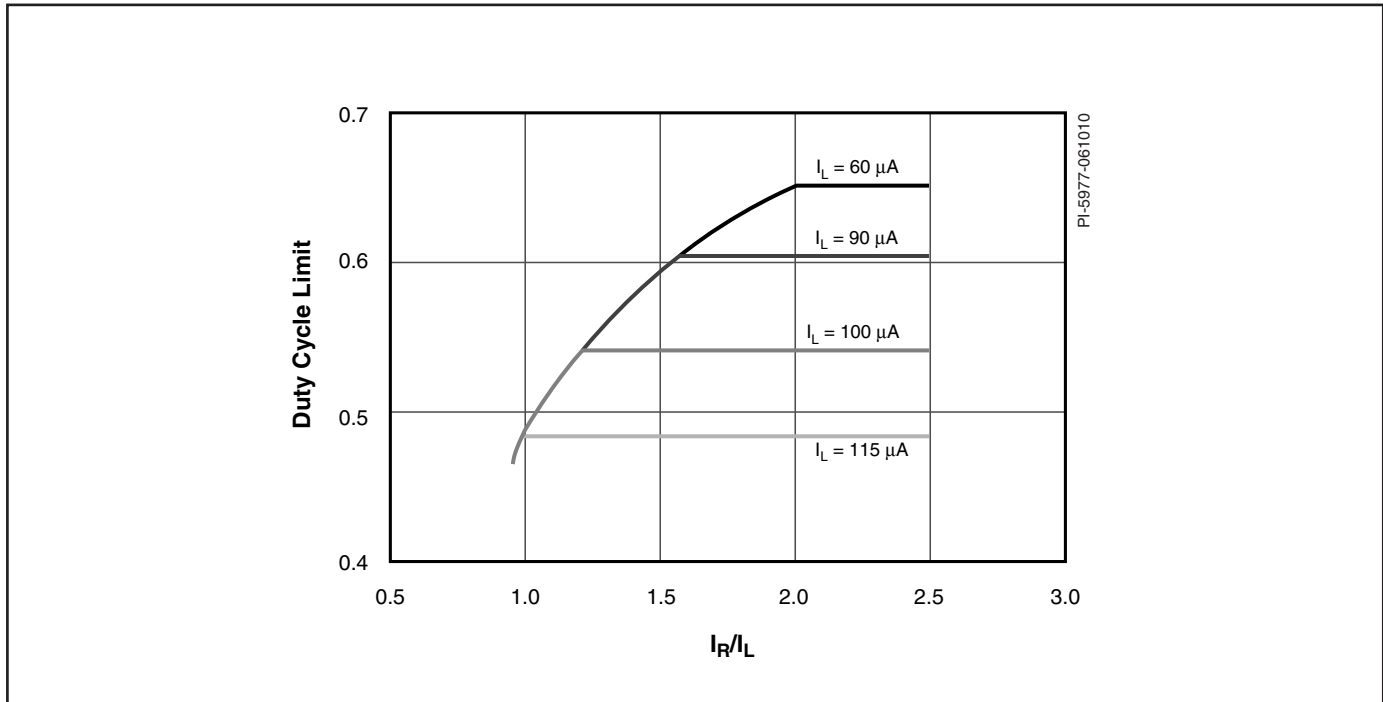


图 8. 占空比限制相对于R引脚电流与L引脚电流之比的变化

电阻 R_{FB} 从旁路引脚连接到反馈引脚。该电阻将电流馈入反馈引脚（在此检测期间，引脚电压被箝位在约1 V）。进入反馈引脚的电流由电阻值确定，因此输入电流（和间接的电阻值）根据下表选择内部流限。

I_{FB} (阈值)	I_{LIMIT} (主)			$R_{FB(SELECT)}$ (1%)	
0.0 - 5.1 μA	L1	70%	mA	开	k Ω
5.1 - 11.9 μA	L2	90%	mA	511.0	k Ω
11.9 - 23.8 μA	L3	100%	mA	232.0	k Ω

表 3. 反馈引脚主流限选择

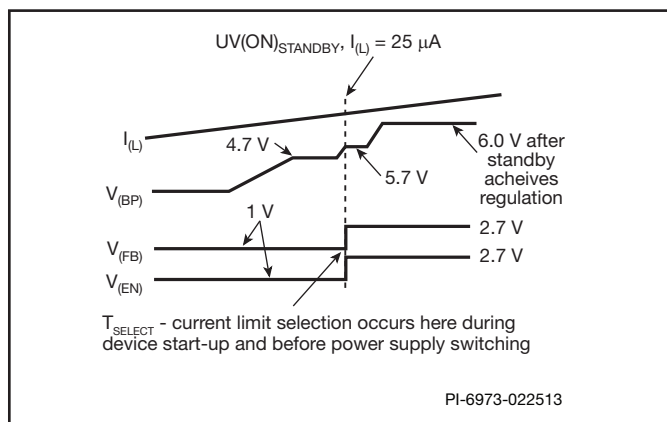


图 9. 流限选择

主输入欠压检测(UV)

线电压检测引脚连接到 V_{IN} ，并产生与 V_{IN} 成比例的电流信号。线电压检测引脚电压被器件维持在1.2 V。线电压检测引脚电流信号用于触发待机和主转换器的欠压/过压阈值。假设线电压检测引脚电阻的值为4 M Ω ，当线电压检测引脚电流超过 $(I_{L(SB-UVON)})$ 阈值时（额定电压约为100 V），待机转换器将开始工作。然而，主转换器仍保持关断状态，直到线电压检测引脚电流超过 $(I_{L(MA-UVON)})$ 阈值（4 M Ω 对应的额定电压为336 V）主和待机欠压关断阈值都存在迟滞，以便留出足够的裕量避免意外触发，并提供足够的裕量以满足维持时间要求。请记住，主转换器可能会在最终关断之前开始降低稳压精度。这是因为动态占空比限制可能将占空比箝位在更低输入电压下进行稳压所要求的值之下。一旦输入电压低于215 V ($I_{L(MA-UVOFF)}$)阈值，主转换器将关断，但待机转换器将继续工作。当输入电压降低到约40 V ($I_{L(SB-UVON)}$)以下时，待机转换器将关断。

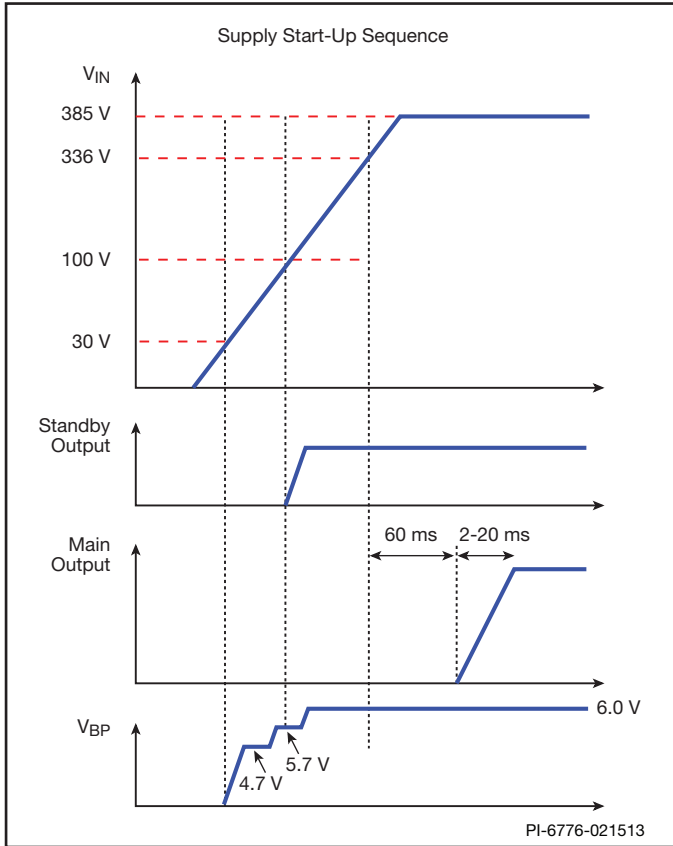


图 10. 主启动和待机启动

主复位过压检测

器件内还有一个针对复位引脚的过压阈值。触发后，复位过压将仅关断主转换器，留下待机转换器进行工作。

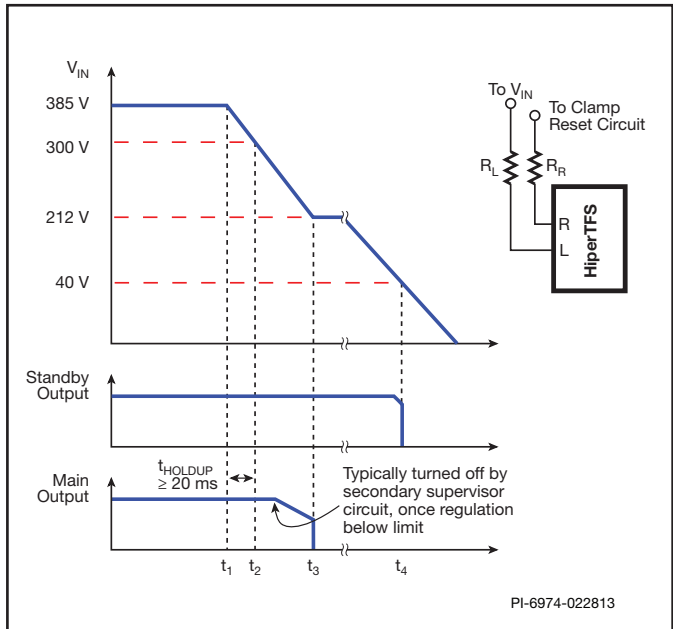


图 11. L和R引脚占空比限制模式

待机电源概述

待机电源是一个宽范围电源，通常为反激式转换器，在宽输入电压范围(85-265 VAC)内工作，可提供最高20 W的连续输出功率。待机电源在大多数高功率应用中提供两项功能。它不仅提供直接次级输出，还为其他初级侧提供偏置电源（具体来说，通常为PFC升压转换器）。

HiperTFS-2待机控制器保留了TinySwitch-III的大部分功能，例如自动重启、热关断、多级限流ON/OFF控制等。与TinySwitch-III相比，HiperTFS-2待机控制器具有以下不同之处：

1. 具有4个流限值，可通过使能引脚进行选择（而不是通过像TinySwitch-III中的不同旁路引脚电容）。具有4个用户可选择的流限值 - 500、550、650、750 mA，分别针对10、12.5、15和20 W的次级待机输出功率。
2. 次级OVP锁存关断。该功能通过一个高于旁路引脚锁存关断阈值($I_{BP(SD)} = 15 \text{ mA}$)的电流进行触发。
3. 针对线电压检测的专用线电压检测引脚提供绝对的UV和OV ON/OFF阈值（不同于TinySwitch-4仅在重启期间检测输入电压）。另外还具有更高的UV(ON)阈值精确度。
4. 限流作为输入电压的函数进行补偿，以维持一个相对于输入电压平坦的过载曲线。

在高功率系统中，待机电源是第一个开始工作电源。主转换器只有在待机电源开始工作后才开始工作。同样，主转换器将在一个比待机转换器更高的电压下关断，因此待机转换器始终是最后一个关断的电源。

可外部选择的待机片内流限

在启动期间，反馈引脚和使能引脚都用于分别选择主转换器和待机转换器的流限。检测期间发生在器件初始启动之时（仅在达到4.7 V的旁路引脚电压之后）和主或待机MOSFET开始开关之前。这样做是为了降低噪声干扰。

I_{EN} (阈值)	I_{LIMIT} (待机)		R_{EN} (选择) (1%)	
0 - 5 μA	L1	500 mA	开	$k\Omega$
5 - 12 μA	L2	550 mA	511	$k\Omega$
12 - 24 μA	L3	650 mA	232	$k\Omega$
24 - 48 μA	L4	750 mA	107	$k\Omega$

表 4. 使能引脚待机流限选择

使能引脚的工作方式与反馈引脚选择类似。使能引脚的电压在选择期间（检测期间）被箝位在1 V。因此，选择电阻值对于使能引脚和反馈引脚都是相同的。使能引脚内部电流选择基于上表进行选取。

反馈引脚和使能引脚的流限选择在旁路引脚电压首次达到4.7 V时发生。一旦短暂的检测期间结束，旁路引脚电压就会逐步升高至5.7 V，反馈引脚可以浮动至它的3.5 V额定电压。

线电压补偿的待机流限可拉平输出过载功率

对于许多电源来说，电源的功率输出能力可随着输入电压的升高而大幅增大。这表示，大部分电源能够提供更多的功率（最高可增多30-40%的功率），当在更高输入电压下工作时进入故障过载（相对于在更低输入电压下工作）。这样会产生问题，因为许多规范要求应该对器件的输出过载功率能力进行更严格的管理。

就HiperTFS-2而言，待机流限作为线电压（输入电压）的函数进行调整，以便始终充分提供相同的最大过载功率能力。输入电压通过线电压检测引脚电流进行检测，器件的内部待机流限在逐周期的基础上进行调整。这表示，HiperTFS-2待机控制器在高输入压下将只能提供多出约5%的过载功率，这与低输入压下的情况一样。该功能可提供一种更为安全的设计。

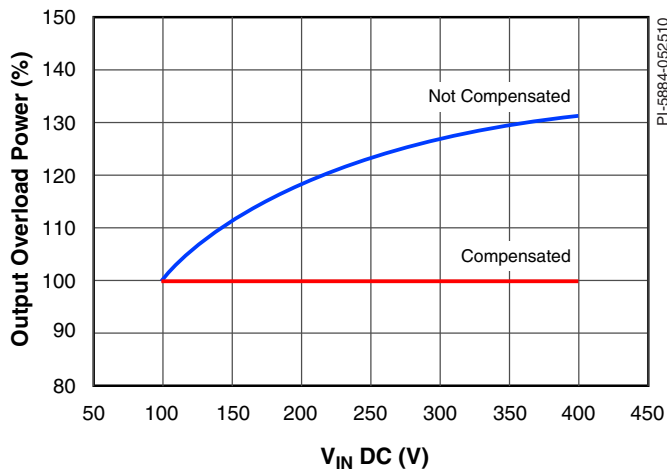


图 12. 显示补偿(TFS-2)待机和一般非补偿待机的输出过载功率

待机输入欠压检测(UV)

线电压检测引脚连接到V_{IN}，并产生与V_{IN}成比例的电流信号。线电压检测引脚电压被器件维持在1.2 V。线电压检测引脚电流信号用于触发待机和主转换器的欠压/过压阈值。假设线电压检测引脚电阻的值为4 MΩ，待机转换器将在约100 V（由I_{L(SB_UVON)}限定）下开始工作。如果当输入电压低于100 V时电压失调，待机转换器将关断。然而，如果该输入电压降到约40 V（由I_{L(SB_UVOFF)}限定）以下时，待机转换器将被强制关断。

主和待机振荡器与开关频率

待机转换器的工作频率为132 kHz。当处于66 kHz模式时，主转换器的工作频率正好为该频率的一半。两个待机转换器都包含一个共同的频率抖动波形，在4 ms抖动期间，主转换器的开关频率的变化范围为±4 kHz（待机转换器的抖动频率范围是其两倍，为±8 kHz）。频率抖动有助于降低准峰值及平均EMI辐射。

HiperTFS-2主开关频率根据旁路引脚电容值的不同，在启动时的取值为66 kHz或132 kHz。

需要注意的是，当HiperTFS-2在66 kHz下工作时，存在一个冲突避免机制，此时主转换器为主(master)控制器，待机转换器为从(slave)控制器，这样可避免主转换器和待机转换器完全同时开关。最常见的情况是接近50%占空比，如果主(master)转换器即将开关（关断），待机(slave)转换器将在开始下一个周期之前等待极短的时间(200 ns)。待机转换器用作从控制器，因为HiperTFS-2待机电源的ON/OFF控制相对于主转换器的线性控制环路，不太容易被突然的延迟所干扰。当待机转换器和主转换器都在132 kHz下工作时，不需要采用这种冲突避免机制。

待机和主转换器热关断

HiperTFS-2提供热关断功能(OTP)，为HiperTFS-2提供保护。该迟滞热关断功能可以使器件从任何故障状态自动恢复。热关断在达到约118 °C的结温度时触发，它具有高迟滞，以确保器件平均温度处于安全水平。在设计优良的设计中，HiperTFS-2热关断不会在任何正常工作情况下触发，仅作为一项安全功能提供异常或故障保护。

旁路(BP)引脚工作方式

旁路(BP)引脚是整个HiperTFS-2器件的供电引脚。旁路引脚经由待机漏极功率MOSFET从内部连接至高压电流源。该高压源会在初次上电时将旁路引脚充电至4.7 V。一旦旁路引脚达到4.7 V，旁路引脚将检查主和待机流限选择（分别对应于反馈引脚和使能引脚电阻）。该选择过程用时很短，然后继续对旁路引脚充电，直到其达到5.7 V。在此变化期间，将确定旁路引脚电容的值。该值可在频率选择完成后用作选择主开关频率（1 μF = 66 kHz和10 μF = 132 kHz），待机电源此时已做好开始工作的准备。与TinySwitch-4一样，高压电流源将继续对旁路引脚充电，直到它降到5.7 V以下。不过，在大多数典型应用中，会有一个电阻（典型值为7.5 kΩ）从初级偏置(12 V)连接到旁路引脚。该电阻向旁路引脚提供工作电流，因而无需从高压电流源吸收功率。与TinySwitch一样，旁路引脚包含一个分流稳压器，当旁路引脚电压被从外部驱动到5.7 V以上时，该分流稳压器将使能。旁路引脚分流将用于以下两项功能：

1. 第一，主电源遥控开的4 mA阈值($I_{BP(ON)}$)。当旁路引脚电流超过该阈值时，将使能主电源。
2. 第二，待机次级OVP锁存关断的15 mA阈值($I_{BP(SD)}$)。当旁路引脚电流超过该阈值时，待机转换器和主转换器将锁存关断。该锁存可通过将线电压检测引脚的电压拉低到线电压欠压阈值($I_{LSB-UVOFF}$)以下或通过将旁路引脚放电到4.7 V以下进行复位。

主和待机线电压过压检测(OV)

过压阈值包含在器件中，可用于在过压期间禁止器件（利用附加的外部信号齐纳二极管）。过压阈值设置得足够高，以防止在升压PFC过冲条件下意外触发。当触发过压条件时，将会同时关断

主转换器和待机转换器。过压功能适合与外围元件（电路）共用，采用独立于欠压阈值的方式编程过压阈值（请参见应用部分以了解详细信息）。

高功率eSIP封装

HiperTFS-2封装设计用于最大限度地降低器件尺寸，同时保持低热阻并为引脚保留足够的电气间距。该封装有12个功能引脚，移除了4个引脚以增大高压引脚之间的间距。低压端双管正激和反激MOSFET对封装背面裸焊盘的热阻低于1 °C/W。由于该裸焊盘以源极引脚（源）为参考点，因此处于地电位，可连接到散热片而无需采取电气绝缘措施。高压端MOSFET经过外模压处理，可实现电气绝缘，因此也可直接连接到散热片。

设计、装配和布局注意事项

功率表

数据手册中的功率表（第1页的表1）代表了以下条件下的最大建议连续功率（受温度影响）：

1. +12 V输出PC主电源和+12 V待机电源。
2. 主电源的稳压直流输入，额定电压为385 VDC，最低电压为300 VDC。
3. HiperTFS-2的主电源和待机电源组合效率在满载时可达87%。
4. 肖特基高效率输出二极管。
5. 待机115 VDC至385 VDC的直流输入。
6. 提供充分的散热和风冷，使散热片温度保持在95 °C以下。
7. 变压器的设计额定占空因数为45%。

HiperTFS-2选择

最佳HiperTFS-2的选择取决于连续输出功率、峰值功率、热管理（散热）和最高工作环境温度。OEM应用通常指定50 °C的最高环境温度，而克隆PC电源通常指定25 °C的环境温度。利用更大功率的器件和选择较低的器件流限可获得更高的效率。对于任何给定器件，可通过编程主电源和待机电源的器件流限来量身定制最大输出功率。

主频率的选取

对于单路输出应用，建议主转换器采用132 kHz的工作频率，以减小主变压器和输出扼流圈的大小并降低其成本。利用优化的磁芯设计，其效率可与66 kHz设计媲美。而对于多路输出设计，建议采用66 kHz的工作频率以获得更好的输出端电压居中效果。

维持时间

输入电容是确保达到指定的最短维持时间的关键元件。正确设计正激转换器额定占空比和维持足够高的初级绕组箝位电压，对于确保主变压器的充分磁化复位也同样至关重要。可利用PIXI（PI Expert设计表格）计算这些值，或参考AN-51中的公式。

高压端驱动器的偏置支持

HiperTFS-2的高压端MOSFET驱动器通过高压电流源进行内部偏置。对于66 kHz的工作频率，无需外部偏置电路。使用内部偏置时，C1应为4.7 μF。在有些情况下，使用支持66 kHz工作频率的外部偏置可提高主转换器的极轻负载效率。

132 kHz工作频率必须采用外部偏置。（图13中的D1、R1和C2）它源自待机低压端初级偏置(V_{AUX})的超快速自举二极管(D1)，该初级偏置在待机转换器上无负载时应提供典型值为15 V的最低电压，以保证高压端驱动器所需的12 V偏置。使用外部偏置时，VDDH旁路电容(C1)应为0.1 μF。请注意，66 kHz与132 kHz工作频率所用的R1值将不相同。

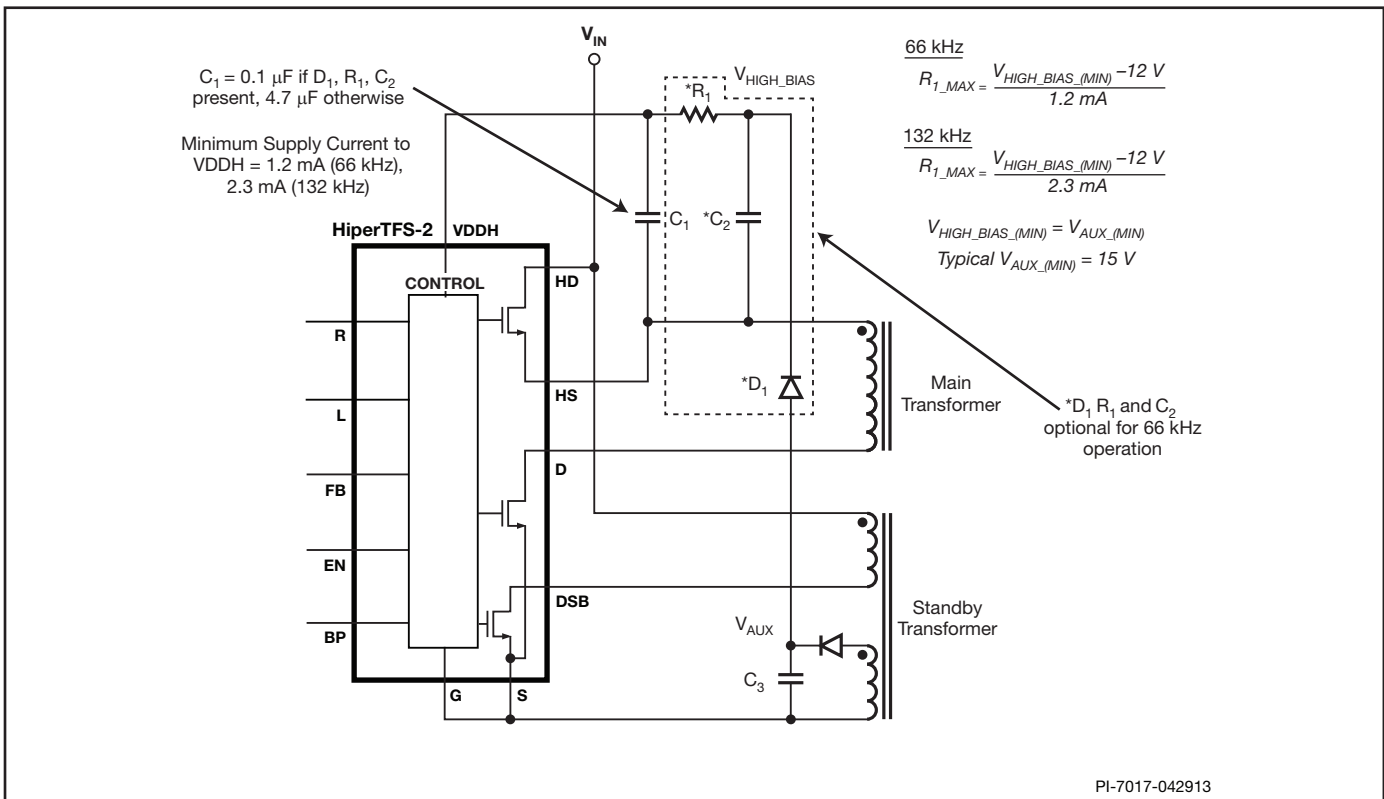


图 13. 用于VDDH和元件计算的自举供电。典型V_{AUX_MIN}为17 V。在132 kHz工作频率下，典型值为1 kΩ，如果对66 kHz使用偏置支持电路则为2 kΩ

初级偏置支持

待机转换器提供最低15 V的低压端偏置输出，用于通过电阻偏置 HiperTFS-2旁路引脚，以防止内部高压偏置电流源带载。低压端偏置输出(V_{AUX})也是遥控ON/OFF控制电路和输出OVP锁存触发电路的电流源。该输出应当能够提供最低20 mA的电流外加任何来自其他初级端电路的额外负载，例如PFC控制器。初级 V_{AUX} 滤波电容至少应为330 μF ，以维持启动和待机输出负载突变期间的 V_{AUX} 。

启动

正激转换器的主反馈环路中通常需要有软启动电路，以防止启动时产生输出过冲。当输出仍在上升时，该软启动电路可闭合反馈环路。但是，该软启动电路本身无法预防输出上升期间出现可能不符合输出单调性规格的微小输出波动。为了预防该问题，主反馈环路软启动必须与HiperTFS-2内置软启动配合工作。HiperTFS-2主转换器有两种内置软启动机制：流限以及占空比限制，后者在30%时启动并在12 ms内开通至78%。反馈环路软启动（图16中的R11和C5）需要闭合反馈环路（光耦需要开始导通），并在HiperTFS-2仍处于流限启动阶段时控制输出上升。

EMI

频率抖动特性是将开关频率调制在较小的范围内，从而降低与基本开关频率的各次谐波相关的EMI平均值和准峰值测量。这对采样带宽狭窄的平均导通模式特别有利。调制速率额定值为

250 Hz，足以降低EMI，同时又能最小化对输出纹波（为控制环路所拒绝）的影响。

变压器设计

建议变压器应设计为在额定输入电压和最高输出功率条件下连续工作期间的交流p-p磁通密度为~2900高斯，最高峰-峰瞬态磁通密度不超过4000高斯。应当选择在385 VDC输入时额定占空因数为45%的匝数比。这样将可在开关RMS电流、输出二极管电压额定值和维持时间结束时的最小输入电压之间达成良好的折衷。

即使漏感能量可部分回收，仍然建议采用低漏感结构（例如，分层式初级和次级绕组在串联的初级半绕组之间形成夹心结构）。

如想获得最佳的主变压器和待机变压器设计，请参阅AN-51并使用PIXI设计表格。对于10 A以上的输出，建议使用箔片次级绕组。

初级箝位方案

图2显示了两个初级箝位方案。箝位到母线可提供更高的效率，而箝位到地允许向下调节到更低的输入电压，从而延长维持时间或允许使用更小的输入大容量电容。通过HiperTFS-2设计表格可选择其中一种方案。

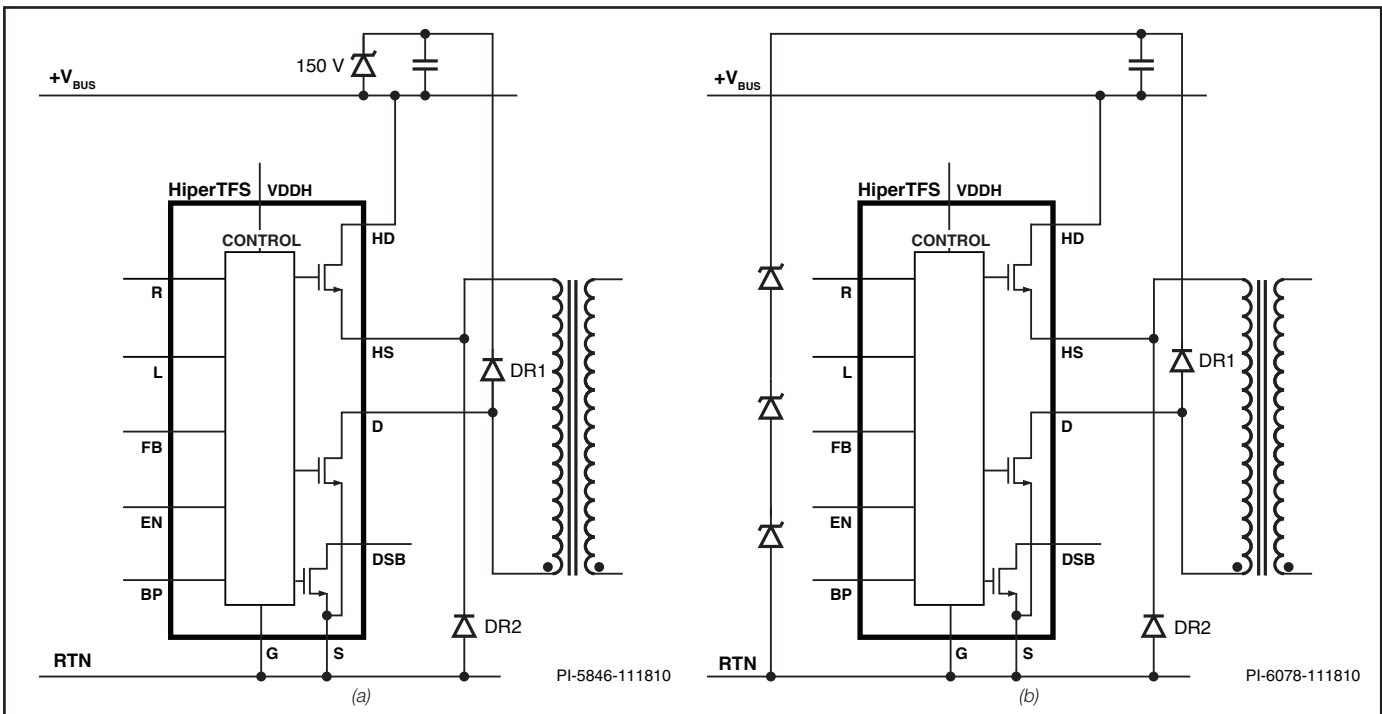


图 14. 两个初级箝位方案，(a)箝位到母线（效率更高）和(b)箝位到地（使输出在较低的输入电压下保持稳压状态）

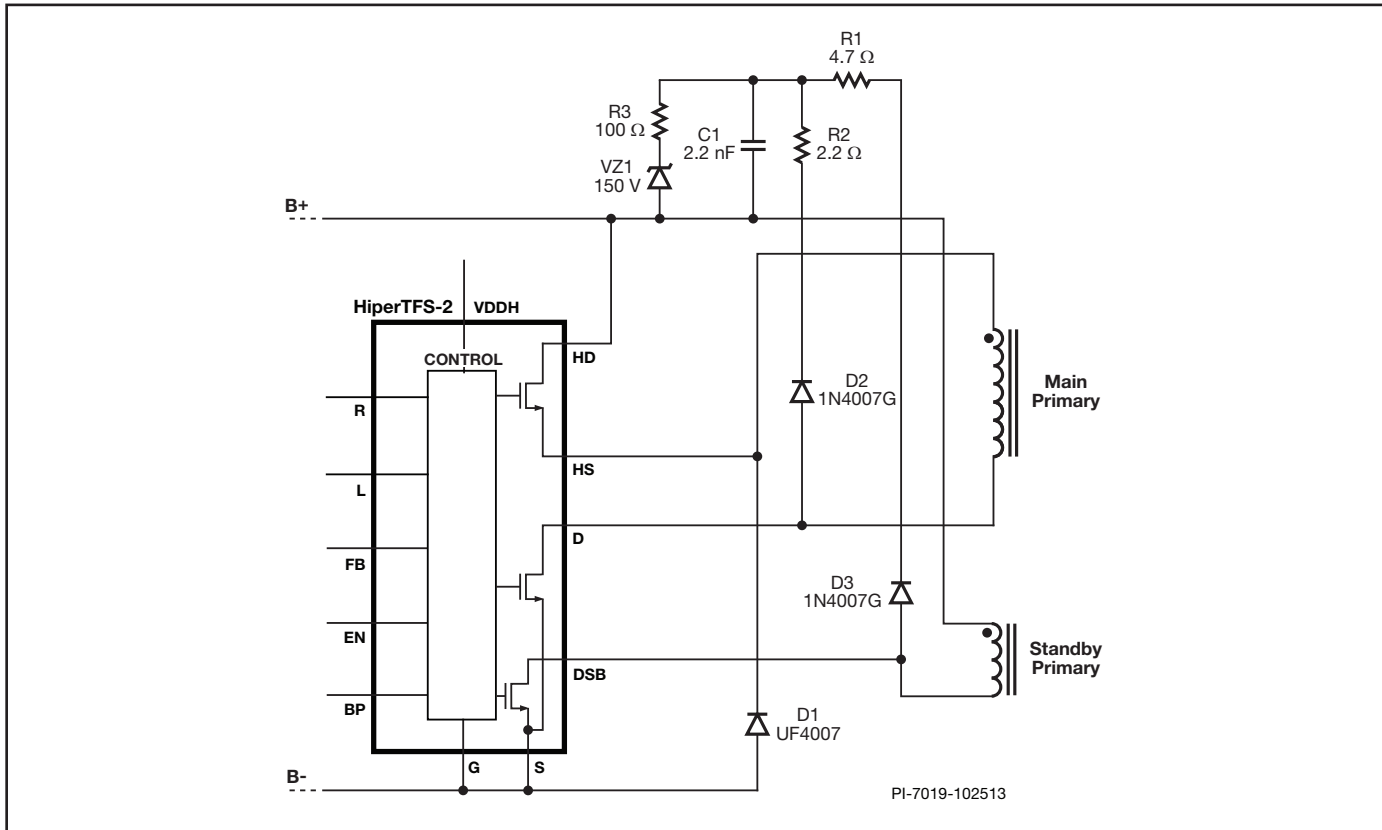


图 15. 箝位到母线方案的标准值。这些值适用于所有功率范围以及66和132 kHz频率。对CR2和CR3使用标准恢复二极管允许部分回收漏感能量并提高效率。R1和R2限制峰值反向电流并提供部分高频阻尼，R3允许VZ1起到“泄放”而非硬箝位作用，以提高效率

输出扼流圈

建议使用铁粉（低成本）或Sendust（“Kool-Mu”，高效率）磁芯材料。压粉铁芯或Sendust磁芯的电感会因负载而产生显著差异。轻载时的电感远高于满载时，这允许正激转换器一直处于连续导通模式(CCM)，直到极轻负载。

对于多路输出，电感匝数比应与主变压器次级绕组相同。在磁环上均匀地铺开绕组可改善耦合和交叉稳压。

输出电容

正激转换器中的输出电容不能承受高交流纹波电流。无需使用极低ESR电阻。但是，电阻的ESR会直接影响输出纹波电压（如果不使用后置滤波器）和快速负载瞬态响应。电容会影响中速负载瞬态响应。不需要聚合物（固体电解质）电容，但是如果要求达到极小的尺寸，则可将其用作输出电容。但是，由于它们的电容太小，需要另外并联一个低成本（中等ESR）电解电容，以使电容足以维持环路稳定性和瞬态响应。

待机模式功耗

要提高待机转换器的轻载效率，应在 V_{AUX} 和旁路引脚之间连接一个7.5 kΩ偏置电阻。这样将可关断内部高压电流源，防止其向旁路引脚供电。

散热

HiperTFS-2采用eSIP-16F封装。它的金属裸焊盘可充当低压端主MOSFET和待机功率MOSFET至散热片的低热阻通路。封装背侧有一个经过外模压处理的电气绝缘部分，可在散热片与内部高压端主MOSFET之间实现绝缘。器件后的散热片温度不应超过95 °C，以便留出足够的温度裕量，避免触发过热关断。器件不需要隔热垫（SIL垫）。请参考Power Integrations网站上的“使用塑料和金属扎带进行安装”页面。提供20N夹紧力的夹片（最小15N，最大50N）。需要散热片热合化合物以达到最佳热性能。

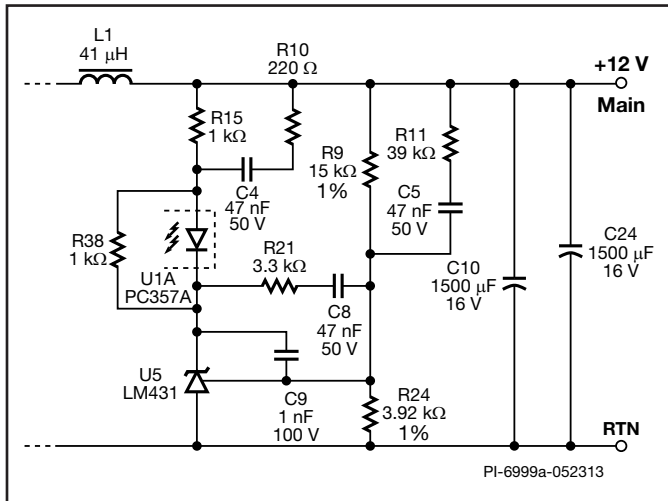


图 16. LM431反馈环路元件

反馈环路设计

HiperTFS-II是一种电压模式控制器。主正激装置反馈环路极点和零点为：

- 输出LC滤波器双极点 – 通常位于800 Hz，略有弱衰减。
- 输出电容ESR零点 – 通常位于3-5 kHz。
- 光耦器和反馈引脚系统极点 – 通常位于8-12 kHz。（HiperTFS-2通过自身的低阻抗反馈引脚提高光耦器带宽）

请参考图16，补偿器应包含：

- 位于原点的极点（用于减小稳态误差的积分器）。这通过C9实现。
- 靠近LC双极点位置的零点。这通过R21与C8共同实现。
- 相位提升电路，在交叉频率附近居中 – 通过R10和C4实现。这将能改善相位裕量和提高交叉频率。

通过上述补偿以及利用低ESR电解电容，可获得7-9 kHz的增益交叉频率，且增益裕量 $>55^\circ$ 。

电阻R11和C5用于软启动。它们对增益相位特征无显著影响。

电阻R15的规格应适当加以调整，以便在TL431完全“开通”或饱和（阴极电压为2.5 V）时导通大约10 mA的电流。它还充当总体增益设定电阻，影响整个频率范围。它与相位提升网络（R10 + C4）共同构成高频增益设定元件。

电阻R38为LM431提供最低偏置电流。电容C9在极高频率时可衰减LM431增益。

过压保护

过压保护电路可通过为旁路引脚提供 >15 mA的电流源以对两个转换器进行锁存关断来实现。旁路引脚的电压降到4.8 V以下才能复位。

布局注意事项

源极和接地引脚

将源极和接地引脚一起连接在PCB上。所有高电流走线（例如，来自大容量电容）都应连接到源极引脚。所有弱信号走线和低压旁路电容都应连接到接地引脚。请参见图17。如果违背此规则，所述连接必须极其靠近源极和接地引脚。

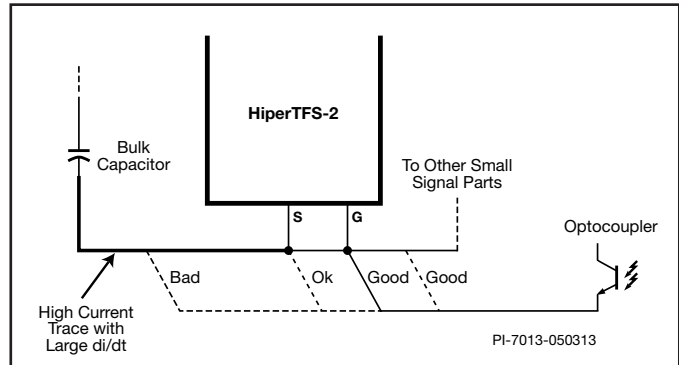


图 17. 大容量电容至源极引脚之间的PCB走线包含di/dt较高的电流。不要将任何弱信号接地连接返回此走线，例如弱信号旁路电容或光耦

旁路电容

旁路引脚和使能引脚旁路电容必须通过短走线连接到接地引脚。同样，VDDH旁路电容也必须通过短走线连接到高压端源极引脚。

HiperTFS-2和PFC MOSFET的初级回路(B-)走线

当HiperTFS-2与HiperPFS或其它PFC MOSFET共用散热片时，由于存在与PFC二极管反向恢复相关的极高di/dt，因此会有噪声耦合电位导致功能异常。HiperTFS-2背侧的金属部分在内部连接到源极引脚，因此散热片的电位与源极引脚相同。散热片不应当用于导通电流。HiperTFS-2需要在源极引脚和大容量电容B-引脚之间布设专用的PCB走线。HiperPFS（或PFC MOSFET源极）的PCB走线需要与大容量电容B-引脚隔离。大容量电容最好放置在HiperPFS和HiperTFS-2之间。散热片必须与PFC源极引脚建立单连接，并且必须尽可能地靠近PFC MOSFET。由于PFC的di/dt较高，因此大容量电容与PFC的距离应当比与HiperTFS-2的距离更近。请参见图18。

待机初级偏置(V_{AUX})电容接地走线

初级 V_{AUX} 输出滤波电容的负端应连接到大容量电容的B-端。这用于防止在共模浪涌和ESD期间产生的大噪声电流进入HiperTFS-2弱信号PCB接地走线，和产生接地抖动问题。

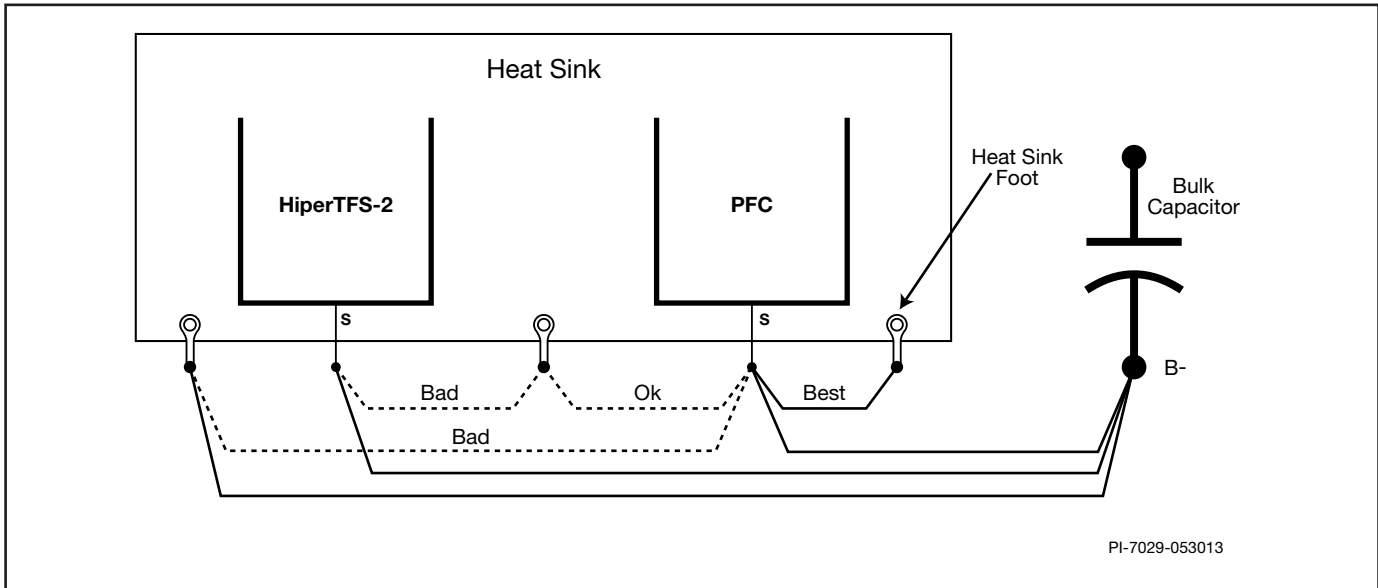


图 18. 散热片、TFS-2和PFC必须正确地连接到大容量电容以防止干扰。PFC和HiperTFS-2与大容量电容B-之间都需要专用的回路走线。大容量电容最好放置在PFC和HiperTFS-2之间

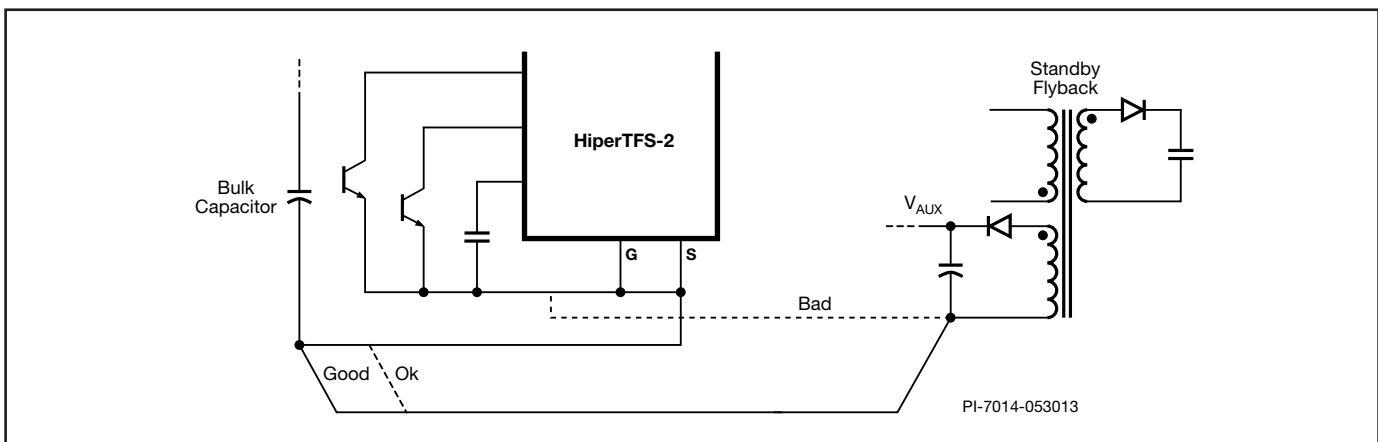


图 19. V_{AUX} 电容的(-)端应当连接到大容量电容的B-, 而不应连接到接地走线。由于电容位移电流通过反激式变压器中的初级-次级电容, 这可将提高对雷击和ESD的抗扰性

Y电容连接

跨越绝缘层的Y级安全电容应当直接连接到大容量电容的正极, 最好是连接到B+而非B-, 以使浪涌和ESD电流避开HiperTFS-2弱信号元件和PCB走线。请参见图20。

这样还将提高浪涌和ESD抗扰性。Y电容的次级侧应当连接到主变压器次级返回引脚。这样可降低输出纹波中与主转换器开关后沿(来自共模开关噪声)同时产生的细“尖峰”的高度。请参见图21。

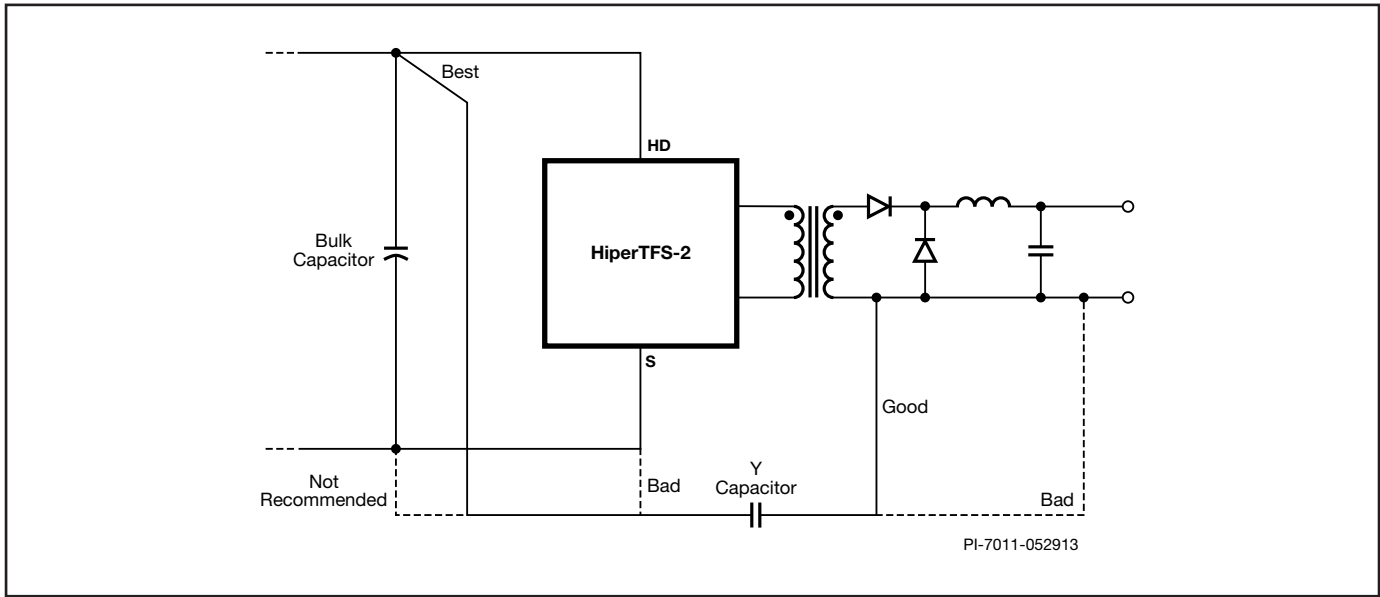


图 20. 用于改善浪涌和ESD抗扰性以及输出纹波高频噪声的推荐Y电容连接

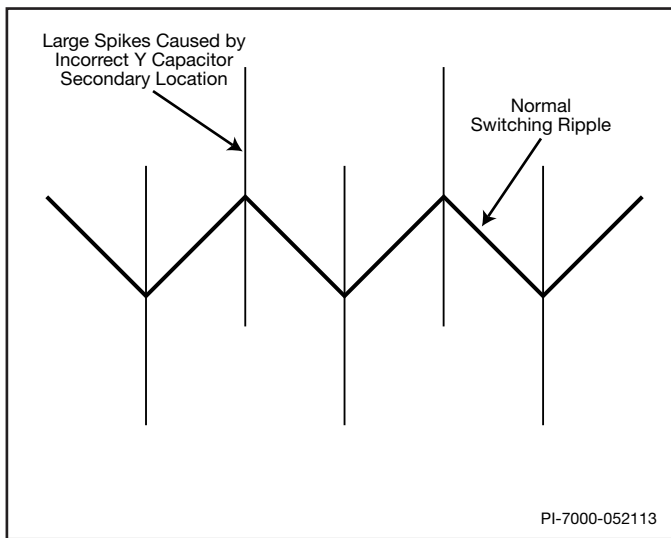


图 21. 显示大尖峰的输出纹波电压特写。这些尖峰通常由输出中出现的共模开关噪声导致。如果次级布局较差或者Y电容连接到输出连接器而非变压器次级接地引脚，则可能会产生尖峰

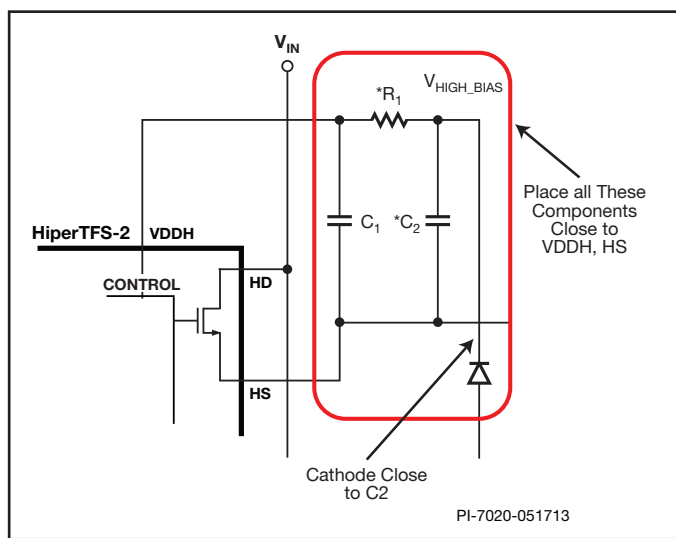


图 22. VDDH元件表现出较大的dv/dt，应当安装在靠近高压端源极和VDDH引脚的位置。二极管应当安装在靠近VDDH引脚的位置，以确保阴极走线更短。阳极走线连接到V_{AUX}，噪声很小

待机漏极、主漏极、高压端源极和高压端工作电压引脚

待机漏极、主漏极、高压端源极和高压端工作电压引脚是dv/dt 很高的高压开关节点，必须远离连接到低压弱信号引脚（例如，线电压检测、复位、反馈、使能引脚）的走线。它们之间的杂散电容将会导致电容噪声注入。连接到高压端工作电压引脚的小元件的dv/dt相对于其他弱信号走线也比较高。将其放置在靠近高压端工作电压引脚而远离其他弱信号走线的位置。另外，将自举二极管（如果使用，用于132 kHz工作频率）放置在靠近高压端工作电压引脚的位置。

线电压检测和复位

必须小心操作，以免噪声注入线电压检测引脚和复位引脚。这些引脚使用多个串联电阻以降低每个电阻的电压应力。请参见图23。每个电阻链中的串联电阻的类型和值不必相同。如果它们的最高额定电压不同，则应采用与额定电压成比例的不同值。如果电阻为不同类型且额定电压承受能力不同（例如，0805 SMD用于R25和R36，通孔型用于其他电阻），其值应与额定电压成比例（同时保持正确的总串联值）。

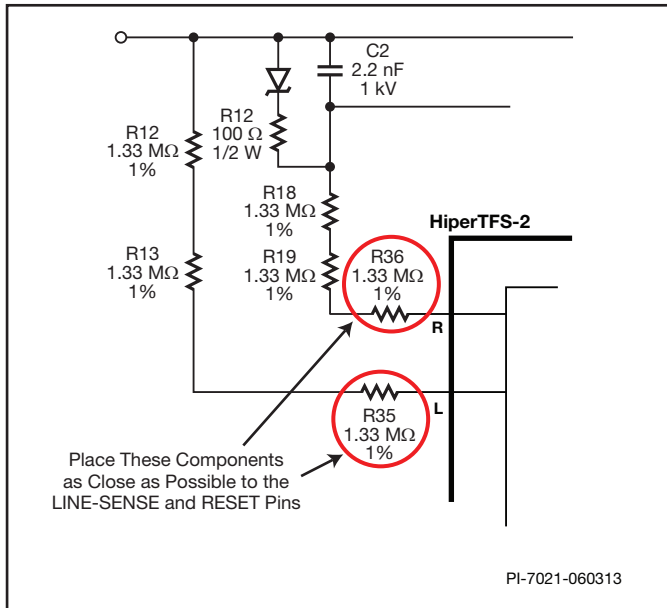


图 23. 线电压检测和复位引脚电阻链。突出显示的电阻应为SMD型，并放置在尽可能靠近其对应引脚的位置

串联电阻链中的最后一个电阻应连接到线电压检测和复位引脚（图23中的R35和R36），必须为SMD类型且放置在极其靠近相关引脚的位置。

向这些引脚及额外的串联电阻馈电的走线不应靠近任何dv/dt过高的走线以及高压开关区域。这些引脚的噪声可能会导致线电压检测和复位引脚确定的各种功能失真，例如线电压检测引脚UVLO以及线电压检测和复位引脚占空比限制。为了获得最佳性能，线电压检测和复位引脚应位于带有直流电压的旁路和接地引脚之间，这样连接到直流电压的走线可为连接到线电压检测和复位引脚的走线提供法拉第屏蔽。请参见图24。

反馈和使能引脚

反馈和使能引脚同样应当远离噪声明显的高压开关区域。如果不可避免地需要使用连接到反馈引脚的长走线，则应并联这些走线并使其靠近充当法拉第屏蔽的低噪声、低阻抗走线，例如 V_{AUX} 或BP。

变压器次级和输出二极管

反激式布局

二极管和输出电容应当安装在靠近次级绕组的位置并通过短走线连接。待机初级偏置(V_{AUX})电容和二极管应当安装在靠近绕组的位置。

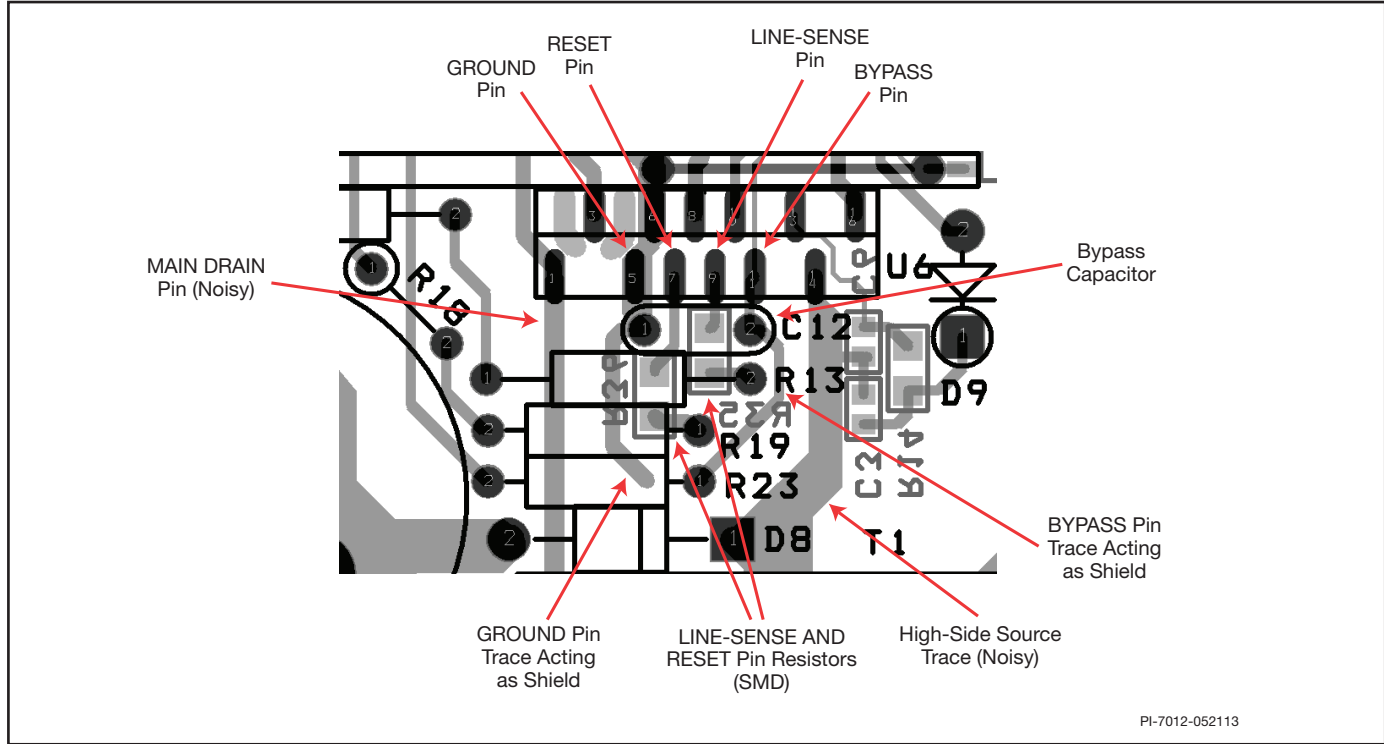


图 24. 线电压检测和复位引脚电阻布局。连接到线电压检测和复位引脚的2个电阻应为SMD型，接地和旁路引脚走线提供对高压端源极和主漏极引脚走线的法拉第屏蔽。旁路电容为通孔型，因此连接到这些引脚的走线很短

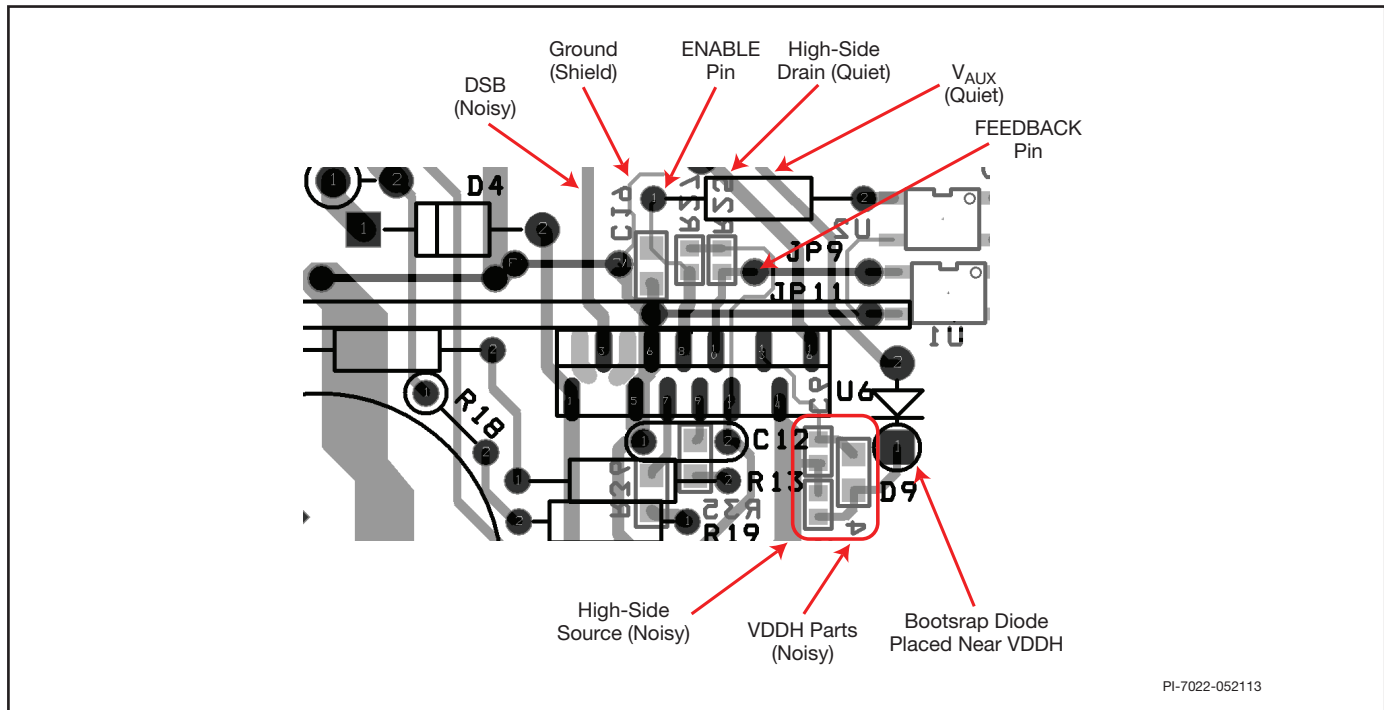


图 25. 使能和反馈引脚周围的布局。使用低噪声走线充当高噪声走线的法拉第屏蔽，特别是当连接到光耦的走线较长时

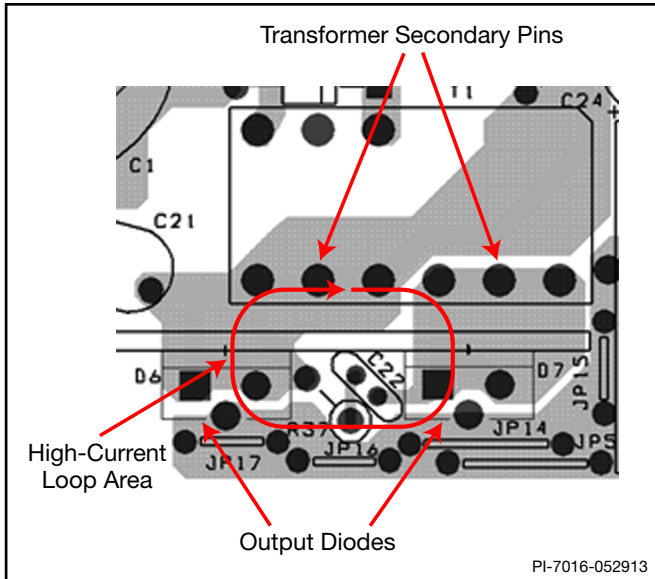


图 26. 正激变压器次级和输出二极管的布局。二极管和次级引脚应靠近安装在一起，以使它们形成的环路面积最小

主转换器典型波形

主变压器初级电感和谐振频率

无负载时，检查在漏极电压下可见的谐振频率。这是初级电感与反射到初级绕组的总电容（MOSFET 电容、变压器自电容、输出二极管电容）之间的谐振频率。请参见图 27。低谐振频率可妨碍在低压输入和连续模式轻载条件下正确复位磁芯，并可导致磁芯累积饱和。请参见图 29。初级电感太高会导致漏极电流上升速度过慢，占用磁芯复位伏秒数。如果测得的谐振频率低于 120 kHz（对于 132 kHz 工作频率），或低于 60 kHz（对于 66 kHz 工作频率），则应通过增大磁芯间距离来降低变压器初级电感。这种初期检查属于经验法则。最终检查是在极低输入电压（刚好高于主 UVLO 阈值）且刚好过连续工作分界线的轻载条件下检查完整磁芯复位。将初级电感降低到完整磁芯复位所需的值以下将会降低效率。

满载

图 16 所示为典型的满载波形。在导通状态下检查高压端 V_{COSS} 。该值通常低于输入电压的 40%。如果该值较高，确保低压端 MOSFET 箝位二极管是标准恢复（慢速）整流管 (1N4007)，高压端 MOSFET 箝位二极管（至接地）是超快速二极管（例如，UF4005）。将初级电感降低 20-30% 还将降低此电压，有些情况下还可提高满载效率。

反激式待机转换器

数据手册中的待机最高额定功率表示

在下面的假定条件下可获得的最低实际持续输出功率水平：

1. 最低直流输入电压为 115 V。

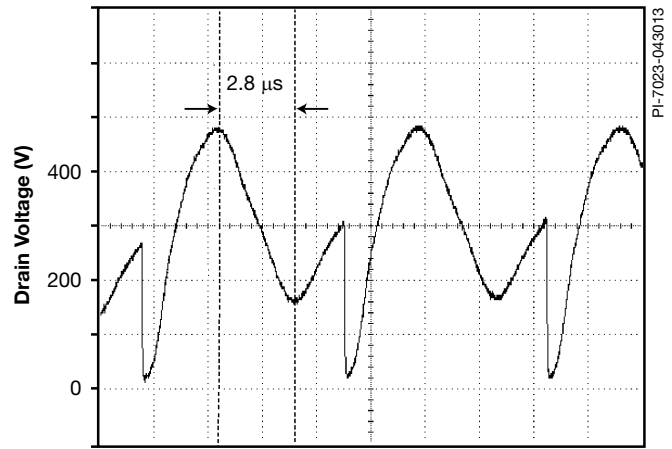


图 27. 空载时的漏极电压，用于测量励磁谐振频率。在上例中，光标设置为测量半周期。谐振频率的计算方式为 $f_0 = 1/(2.8 \mu s \times 2) = 177 \text{ kHz}$

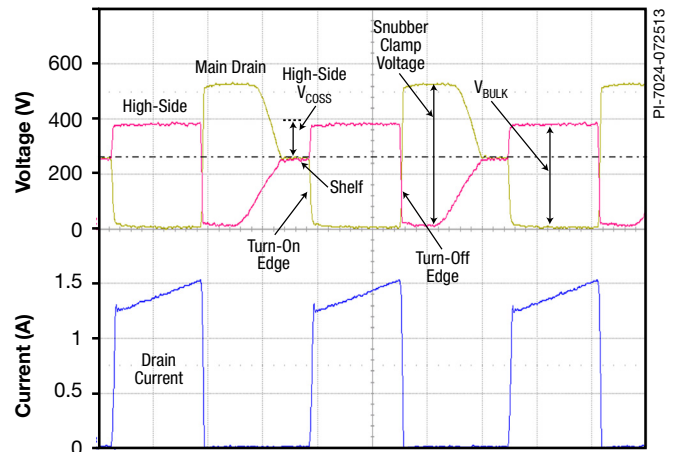


图 28. 主漏极的典型满载波形。高压端 MOSFET 源极和漏极电流

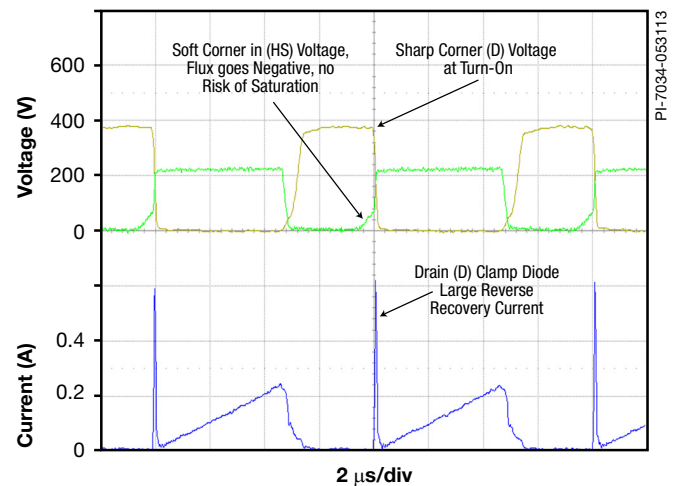


图 29. 低线电压运行（刚好高于主 UV-OFF 阈值），负载在连续模式分界线条件下运行。输出电压将失去稳定。这是测试完整磁芯复位的情况。(HS) 电压在导通时的圆角表示励磁电流的反向电流，由此产生完整磁芯复位。漏极 (D) 波形中的尖角表示漏极（标准恢复）箝位整流器中的硬反向恢复。这在瞬态条件（例如，维持时间）下可接受

- 效率为满载的80%，最低额定输入。
- 数据手册中最低的 I_{pf} 值。
- 变压器初级电感公差为±10%。
- 反射输出电压(V_{OR})为100 V。
- 仅使用一个肖特基二极管提供5V的输出电压。
- 瞬态 K_p *值为0.25的连续导通模式工作。
- 最高的待机流限选择。
- 散热片最高温度为95 °C。

*当 K_p 值小于1时，它是初级电流纹波部分与峰值部分的比率。建议瞬态 K_p 的限制 ≥ 0.25 ，以防止开关周期提前误关断而导致输出功率能力降低。避免在MOSFET开通时超过初始流限值(I_{INIT})。

降低空载功耗

旁路引脚可由来自高压端漏极引脚的内部高压电流源供电，但是由于从较低电压提供旁路引脚电流并抑制内部高压电流源，图30中的R16 (7.5 k Ω)将会降低空载功耗。

音频噪声

待机变压器的标准清漆浸渍处理将可预防待机转换器中可能出现的音频噪声。此外，磁芯的峰值磁通密度应保持在3000高斯(300 mT)以下。建议不要对变压器进行真空浸渍，因为那样将会增加由于初级电容升高而导致的待机空载损耗。也可采用更高的磁通密度，但在批准设计前，必须使用变压器生产样品来进行细致的噪声评估。在纹波电压较高的箝位电路中使用类似Z5U介质的陶瓷电容也可能产生音频噪声。在这种情况下，尝试使用其他不同介质材料或结构的电容，例如薄膜型电容。

推荐的初次上电程序

在大容量电容和HiperTFS-2电路之间放置一个小型快速熔断型低电容保险丝。使用限流供电电源为HiperTFS-2转换器供电，而不要使用PFC或交流电源。在直流模式下使用可编程外加交流源时应当小心，因为它们的负载是大型的大容量电容且输出关断，交流源的输出可能会下冲负电压并损坏HiperTFS-2。如果存在远程开电路，使其保持关闭以便仅通过待机电流运行。将电压和电流探头放置在待机漏极引脚上。缓慢地升高大容量电容的电压，直到待机转换器导通。检查波形是否正确（峰值电压，并检查磁芯饱和情况）以及输出稳压情况。检查VAUX电压。检查过热的元件。缓慢地升高负载和输入电压。再次检查过热的元件。

将电压探头放置在漏极和高压端源极引脚上。将电流探头放置在漏极引脚上。如果存在遥控开电路，打开遥控。确保输入电压低于UV启动阈值（典型值为330 V）。缓慢地升高输入电压，

直到主转换器启动。检查波形是否正确以及输出稳压情况。检查过热的元件（特别是漏极箝位二极管）以及相关的缓冲元件。缓慢地升高输入电压和负载。再次检查过热的元件。

快速设计校验

反激式

- 最大待机漏极电压 – 校验DSB电压
在最高输入电压和峰值（过载）输出功率时未超过675 V。给725 V的BVDSS规格增加这50 V的裕量可作为确保批量生产一致性的裕量。
- 最大DSB电流 – 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，校验待机漏极电流波形以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(N)(MIN)}$ 。在任何条件下，最大待机漏极电流应低于规定的绝对最大额定值。
- 热检测 – 主转换器关断（任何系统风扇也都关闭），在规定的最大输出功率、最小输入电压和最高环境温度下，校验HiperTFS-2、变压器、输出二极管和输出电容的温度没有超标。

主（正激式）转换器

检查20%负载和额定输入电压下的电压和电流。测量并检查以下各项：

- 开关频率
- 占空比
- 峰值电压

在满载条件下重复测量。小心造成电源过热，使用大功率风扇。测量高压端MOSFET在每个稳态开关周期导通时的源极电压(HS)（见图28）。它应当低于大容量电压的40%。从电流波形计算和校验 K_p ，并根据设计表格进行校验。另外检查峰值负载时的峰值电流 – 保持峰值负载的时间最多只能有几秒钟，以防止过热。

检查漏极电流包络中是否有任何可见振荡。

启动

检查启动电压和电流。峰值启动电流应当接近器件的 I_{LIMIT} 。检查输出电压的单调性。检查启动期间的高压端误导通。如果省略自举二极管（仅限于66 kHz），则VDDH电容应当 $\geq 4.7 \mu F$ ，以防止误导通。通过利用遥控ON/OFF开关或设计出在已确定具有遥控开功能的HVDC电源进行的启动是可以接受的。检查在最高预计输入电压下的启动情况。

电压跌落

在满载下，降低输入电压，直到输出刚好脱离稳压状态。记下HVDC输入电压，测量占空比，并检查完整磁芯复位的波形。进一步降低输入电压，直到输出刚好低于稳压水平（现在处于“LR模式”），同时检查完整磁芯复位可进一步降低输入电压，以找出转换器关断电压（主UVLO）。

温度

使用热成像仪检查器件的热点温度以及缓冲元件、输出二极管和磁体的温度。

轻载

检查极轻载条件下的高压端MOSFET源极波形。随着负载降低，占空比将开始降低，当负载足够小时，高压端源极电压将达不到地电位。持续降低负载，检查高压端MOSFET有无误导通。在132 kHz工作频率下，可能会发生极轻负载误导通，但是

发生这种情况时占空比应足够低，如果变压器采用清漆浸渍，则不应听到主变压器中的任何音频噪声。

环路稳定性

作为首项检查，使用50% -> 100%的阶跃负载，并检查有无振荡或过度振铃。另外检查从100%至峰值负载的情况（在峰值负载下工作时应小心避免过热）。

检查正激和反激输出之间的串扰。在向一个输出施加负载瞬态时，其他输出仅应显示极小的微扰，远低于输出纹波规格。

使用增益相位分析仪，并检查满载时的增益和相位裕量。另外检查较低频率下的最小相位。检查降低负载时的最小相位（仅足以在连续模式下工作）。

设计范例

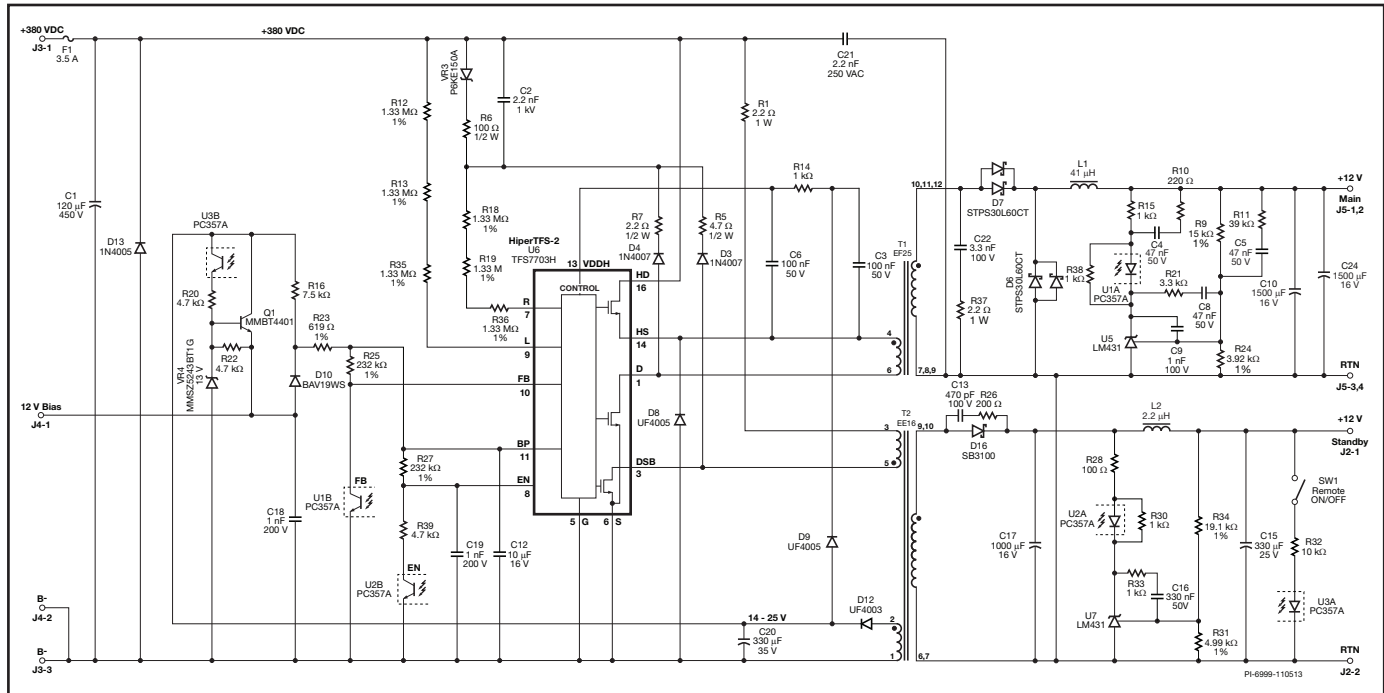


图 30. 设计范例：12 V/15 A主输出，12 V/0.83 A待机输出

高效率+12 V/15 A主输出以及12 V/0.83 A

图30所示的电路是使用HiperTFS-2提供180 W +12 V正激主转换器以及从HiperTFS-2的反激控制器获得10 W, 12 V待机输出的设计范例。单封装中集成度极高的双全桥转换器可直接显示整个设计中极低的外围元件数。HiperTFS-2的主转换器和反激部分均按极高效率的规格设计。

主转换器利用在50%以上的占空因数条件下运行以降低RMS开关电流的功能，并允许在输出上使用电压更低、效率更高的肖特基二极管。反激式待机转换器使用Power Integrations通常用于要求高效率 and 低空载功耗的设计中的TinySwitch技术。图30所示的设计适合与输入额定电压达到385 VDC的PFC升压前端共用。主转换器将使满载时的电压稳定在300 VDC至385 VDC之间。此电压范围可确保使用C1 (120 μ F)时维持时间超过20 ms。R27选择650 mA待机MOSFET流限，R25选择3.24 A主转换器流限。待机转换器的设计无论在升压PFC级导通还是关断时都可以运行。因此，待机转换器可在100 VDC至385 VDC的电压范围内工作，这包含了90 VAC至265 VAC的常见通用输入。

HiperTFS-2通过内部高压电流源为旁路引脚电容充电将可触发启动序列。然后，通过反馈引脚和使能引脚电阻进行流限选择。随后，HiperTFS-2通过线电压检测引脚电阻串联链R12、R13和

R35来检测输入电压。当输入电压达到100 V VDC时，即达到线电压检测引脚UV待机阈值，待机转换器导通。经过数毫秒之后，待机输出将达到稳压，初级 V_{AUX} 14-25 V偏置将进入稳定状态。R16 (7.5 k Ω)将为旁路引脚的工作电流提供偏置电流，抑制内部高压电流源以降低空载功耗。

当输入大容量电压达到336 VDC（主转换器的UV阈值）时，主转换器在次级绕组发出的遥控开命令激活后将立即触发导通序列。通过这种特定设计次级侧的遥控开通开关(SW1)，用户可导通遥控开光耦以手动导通主转换器。在实际PC设计中，遥控开将通过计算机启动命令控制。

该光耦向HiperTFS-2的旁路引脚提供6 mA（由R23设定）电流源，该值高于启动主转换器导通序列的阈值电流。主转换器将首先导通底部开关，使高压端驱动接收自举偏置。在60 ms后，主转换器将开始以132 kHz的频率（由C12的电容值10 μ F设定）开关高压端和低压端主开关，主输出电压将会升高。当稳压器U5满载后，电流将流过光耦U1。U1的集电极将吸收反馈引脚的电流以调节保持稳压所需的适当占空比。正常工作吸电流为1 mA到2 mA。D9对高压端驱动器供电引脚VDDH进行自举充电。R14限制自举二极管流出的电流。

在正常和击穿工作条件下，复位引脚通过电阻链R36、R18、R19检测关断箝位电压，内部控制器通过比较复位引脚电流与线电压检测引脚电流来确定最大安全占空比。这种功能可确保在所有情况下都完全避免变压器饱和，包括电压跌落和负载瞬态。

线电压检测引脚还有UV下限阈值，用于在输入电压低于212 V时关断主转换器。这种设计特别适合在满载条件工作时进行强制风冷，以使最恶劣环境中的满载散热片温度保持在95 °C以下。待机转换器利用自动重新启动防止待机输出发生输出过载。主输出通过主开关通路中的选定内部初级流限值来限制电流。

请参见图31中的PCB布局。HiperTFS-2弱信号引脚去耦电容放置在靠近HiperTFS-2的位置。弱信号元件和连接到HiperTFS-2的走线远离开关电压较高的走线或进行屏蔽。光耦放置在其信

号走线与高压开关走线之间以最小化电容耦合。弱信号接地返回以及传导大开关电流的接地走线隔离开来。在高压引脚和走线与低压走线和元件之间保持正确的PCB电气间隙。

Y电容(C21)的连接方式应保证与大容量电容B+引脚(C1)和变压器次级绕组引脚(T1)的直接连接最短。输出整流器(D6和D7)放置在靠近次级引脚的位置。主输出电容(C10)放置在靠近主输出连接器的位置。使用跳线增强高电流次级走线中的PCB走线。

初级偏置二极管(D12)和电容(C20)、待机输出二极管(D16)和电容(C17)放置在靠近待机变压器(T2)的位置。C20负端连接到大容量电容B-引脚，而非HiperTFS-2源极或接地引脚。第二个待机输出滤波电容(C15)放置在靠近待机输出连接器(J2)的位置。

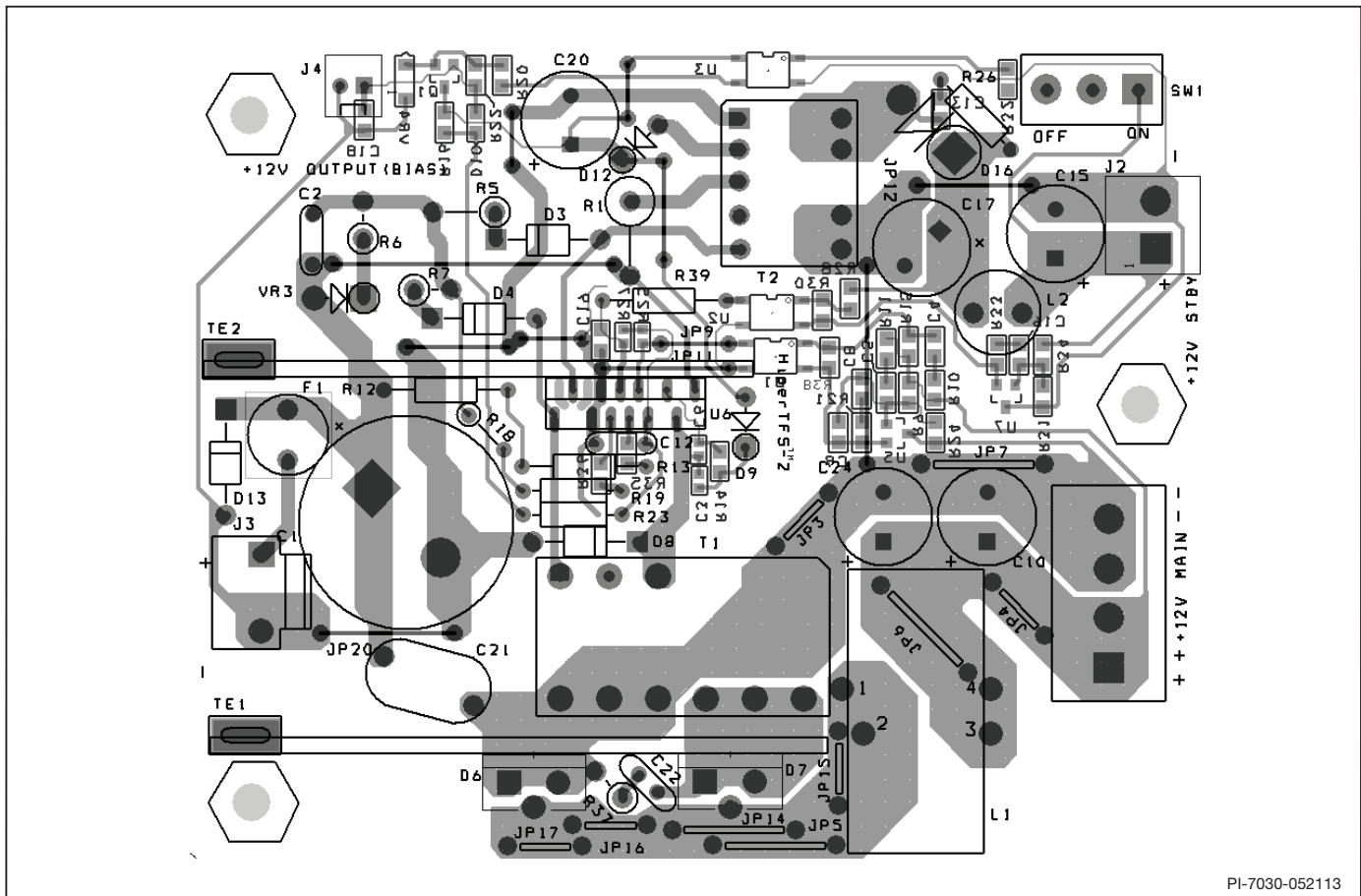


图 31. 图30中所示的设计范例PCB布局图

绝对最大额定值^(1,5)

漏极电压高压端MOSFET	-0.3 V至530 V
漏极电压低压端MOSFET	-0.3 V至725 V
漏极峰值电流低压端	
和高压端:	
TFS7701	2.6 (5.0) ⁽⁴⁾ A
TFS7702	4.2 (8.0) ⁽⁴⁾ A
TFS7703	5.0 (9.3) ⁽⁴⁾ A
TFS7704	5.7 (10.7) ⁽⁴⁾ A
TFS7705	6.1 (11.4) ⁽⁴⁾ A
TFS7706	6.4 (12.1) ⁽⁴⁾ A
TFS7707	7.2 (13.4) ⁽⁴⁾ A
TFS7708	8.3 (15.5) ⁽⁴⁾ A
漏极电压待机MOSFET	-0.3 V至725 V
漏极峰值电流待机MOSFET	1.20 (2.25) ⁽⁴⁾ A
使能(EN)引脚电压	-0.3 V至9 V
使能(EN)引脚电流:	100 mA
反馈(FB)引脚电压	-0.3 V至9 V
反馈(FB)引脚电流	100 mA
线电压检测(L)引脚电压	-0.3 V至9 V
线电压检测(L)引脚电流	100 mA

复位(R)引脚电压	-0.3 V至9 V
复位(R)引脚电流	100 mA
旁路供电(BP)引脚电压	-0.3 V至9 V
旁路供电(BP)引脚电流	100 mA
高压端(VDDH)供电引脚电压	-0.3 V至13.4 V
高压端(VDDH)供电引脚电流	50 mA
贮存温度	-65 °C至150 °C
工作结温 ⁽²⁾	-40 °C至150 °C
引线温度 ⁽³⁾	260 °C

- 注释:
1. 所有电压都是以 $T_J = 25\text{ °C}$ 时的源极为参考点。
 2. 通常由内部电路控制。
 3. 在距壳体1/16英寸(1.59毫米)处测量,持续时间5秒。
 4. 当漏极电压同时低于400 V时,可允许更高的峰值漏极电流。
 5. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的绝对额定条件下时,会对产品的可靠性造成影响。

热阻

高压端MOSFET (θ_{JC}) TFS7701-7706	5 °C/W	低压端MOSFET (θ_{JC})	1 °C/W
TFS7707-7708	4 °C/W		

- 注释:
1. 所有电压都是以 $T_A = 25\text{ °C}$ 时的源极为参考点。

参数	符号	条件		最小值	典型值	最大值	单位
		源极 = 0 V; $T_J = 0\text{ °C}$ 到100 °C	(除非另有说明)				
控制功能							
开关频率 - PC主电源	$f_{S1(MA)}$	$T_J = 25\text{ °C}$	平均	62	66	70	kHz
			抖动的峰-峰值		4		
	$f_{S2(MA)}$	$T_J = 25\text{ °C}$	平均	124	132	140	
			抖动的峰-峰值		8		
频率抖动调制速率	$f_{M1(MA)}$			250		Hz	
	$f_{M2(MA)}$			250			
远程开主电源							
旁路引脚远程开电流	$I_{BP(ON)}$	$V_{EN} = \text{开}$		4.3	5.3	6.3	mA
旁路引脚远程关电流迟滞	$I_{BP(HYST)}$	66 kHz	TFS7701		3.8		mA
			TFS7702		3.7		
			TFS7703		3.6		
			TFS7704		3.6		
			TFS7705		3.5		
			TFS7706		3.4		
			TFS7707		3.4		
			TFS7708		3.4		
	$I_{BP(HYST)}$	132 kHz	TFS7701		3.6		
			TFS7702		3.5		
			TFS7703		3.3		
			TFS7704		3.2		
			TFS7705		3.1		
			TFS7706		2.9		
			TFS7707		2.8		
			TFS7708		2.7		

参数	符号	条件 源极 = 0 V; $T_J = 0\text{ }^{\circ}\text{C}$ 到 $100\text{ }^{\circ}\text{C}$ (除非另有说明)	最小值	典型值	最大值	单位	
远程开主电源 (续上)							
旁路引脚锁存关断阈值	$I_{BP(SD)}$			17		mA	
主/待机远程开延迟	$t_{R(ON)}$			2.5		μs	
主/待机远程关延迟	$t_{R(OFF)}$			2.5		μs	
软启动							
高压端启动充电时间	$t_{D(CH)}$			60		ms	
软启动期间	t_{SS}	见注释D		12		ms	
反馈引脚							
PWM增益	$DC_{REG(MA)}$	$-1800\text{ }\mu\text{A} < I_{FB} < -1500\text{ }\mu\text{A}$, $I_L = 60\text{ }\mu\text{A}$, $I_R = 160\text{ }\mu\text{A}$		-70		%/mA	
PWM增益温漂	TC_{DCREG}			0.05		%/ $^{\circ}\text{C}$	
反馈引脚反馈初始电流	$I_{FB(ON)}$	$I_L = 100\text{ }\mu\text{A}$, $I_R = 170\text{ }\mu\text{A}$ $T_J = 25\text{ }^{\circ}\text{C}$		-1.2		mA	
零占空比时的反馈引脚电流	$I_{FB(OFF)}$			-2.1		mA	
反馈引脚内部滤波器极点	$f_{P(FB)}$			12		kHz	
反馈引脚电压	V_{FB}	$I_{FB} = I_{FB(ON)}$		2.9		V	
线电压检测引脚 (线电压)							
输入欠压阈值 - 待机	$I_{L(SB-UVON)}$	$T_J = 25\text{ }^{\circ}\text{C}$	阈值	23.75	25	26.25	μA
	$I_{L(SB-UVOFF)}$		阈值	9.0	10.5	12	
输入欠压阈值 - 主	$I_{L(MA-UVON)}$	$T_J = 25\text{ }^{\circ}\text{C}$	阈值	80	84	88	μA
	$I_{L(MA-UVOFF)}$		阈值	47	54	58	
输入过压阈值 - 主和待机	$I_{L(MA-OVON)}$	$T_J = 25\text{ }^{\circ}\text{C}$	阈值	119	130	146	μA
	$I_{L(MA-OVOFF)}$		阈值	135	144	164	
线电压检测引脚电压	V_L	$T_J = 25\text{ }^{\circ}\text{C}$	$I_L = 79\text{ }\mu\text{A}$	0.75	1.27	1.55	V
			$I_L = 149\text{ }\mu\text{A}$	1.0	1.45	1.85	
线电压检测引脚短路	$I_{L(SC)}$	$V_L = V_{BP}$		3900		μA	
复位引脚 (占空比限制/仅主电源远程关)							
复位过压阈值	$I_{R(MA-OVON)}$	$T_J = 25\text{ }^{\circ}\text{C}$	阈值	165	205	245	μA
	$I_{R(MA-OVOFF)}$		阈值	175	215	255	
复位引脚电压	V_R	$I_R = 155\text{ }\mu\text{A}$		1.55		V	
复位引脚短路电流	$I_{R(SC)}$	$V_R = V_{BP}$		3750		μA	
占空比 - 可编程的限制	$DC_{LIMIT(MA)}$	$I_L = 100\text{ }\mu\text{A}$, $I_R = 110\text{ }\mu\text{A}$		50.5		%	
		$I_L = 115\text{ }\mu\text{A}$, $I_R = 170\text{ }\mu\text{A}$		48.2			
	$DC_{MAX(MA)}$	$I_L = 90\text{ }\mu\text{A}$, $I_R = 170\text{ }\mu\text{A}$		61			

参数	符号	条件 源极 = 0 V; $T_J = 0\text{ }^{\circ}\text{C}$ 到 $100\text{ }^{\circ}\text{C}$ (除非另有说明)	最小值	典型值	最大值	单位
流限编程						
反馈引脚流限检测范围#1	$I_{LIM(1)(MA)}$	启动 见注释B		0-5		μA
反馈引脚流限检测范围#2	$I_{LIM(2)(MA)}$	启动 见注释B		5-12		μA
反馈引脚流限检测范围#3	$I_{LIM(3)(MA)}$	启动 见注释B		12-24		μA
最大电流限制						
电流限流点	$I_{LIM(1)(MA)}$	TFS7701 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 175\text{ mA}/\mu\text{s}$		1.19	
	$I_{LIM(2)(MA)}$		$di/dt = 224\text{ mA}/\mu\text{s}$		1.53	
	$I_{LIM(3)(MA)}$		$di/dt = 249\text{ mA}/\mu\text{s}$	1.58	1.70	1.82
	$I_{LIM(1)(MA)}$	TFS7702 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 267\text{ mA}/\mu\text{s}$		1.82	
	$I_{LIM(2)(MA)}$		$di/dt = 343\text{ mA}/\mu\text{s}$		2.34	
	$I_{LIM(3)(MA)}$		$di/dt = 381\text{ mA}/\mu\text{s}$	2.40	2.60	2.78
	$I_{LIM(1)(MA)}$	TFS7703 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 333\text{ mA}/\mu\text{s}$		2.26	
	$I_{LIM(2)(MA)}$		$di/dt = 428\text{ mA}/\mu\text{s}$		2.91	
	$I_{LIM(3)(MA)}$		$di/dt = 475\text{ mA}/\mu\text{s}$	2.99	3.24	3.46
	$I_{LIM(1)(MA)}$	TFS7704 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 370\text{ mA}/\mu\text{s}$		2.52	
	$I_{LIM(2)(MA)}$		$di/dt = 475\text{ mA}/\mu\text{s}$		3.24	
	$I_{LIM(3)(MA)}$		$di/dt = 528\text{ mA}/\mu\text{s}$	3.33	3.60	3.85
	$I_{LIM(1)(MA)}$	TFS7705 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 409\text{ mA}/\mu\text{s}$		2.78	
	$I_{LIM(2)(MA)}$		$di/dt = 525\text{ mA}/\mu\text{s}$		3.58	
	$I_{LIM(3)(MA)}$		$di/dt = 584\text{ mA}/\mu\text{s}$	3.68	3.98	4.26
	$I_{LIM(1)(MA)}$	TFS7706 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 448\text{ mA}/\mu\text{s}$		3.05	
	$I_{LIM(2)(MA)}$		$di/dt = 576\text{ mA}/\mu\text{s}$		3.92	
	$I_{LIM(3)(MA)}$		$di/dt = 639\text{ mA}/\mu\text{s}$	4.03	4.36	4.66
	$I_{LIM(1)(MA)}$	TFS7707 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 482\text{ mA}/\mu\text{s}$		3.28	
	$I_{LIM(2)(MA)}$		$di/dt = 619\text{ mA}/\mu\text{s}$		4.22	
	$I_{LIM(3)(MA)}$		$di/dt = 688\text{ mA}/\mu\text{s}$	4.33	4.69	5.01
	$I_{LIM(1)(MA)}$	TFS7708 $T_J = 25\text{ }^{\circ}\text{C}$ $F_S = 66\text{ kHz}$	$di/dt = 509\text{ mA}/\mu\text{s}$		3.47	
	$I_{LIM(2)(MA)}$		$di/dt = 655\text{ mA}/\mu\text{s}$		4.46	
	$I_{LIM(3)(MA)}$		$di/dt = 727\text{ mA}/\mu\text{s}$	4.58	4.96	5.30
低压端主MOSFET						
导通电阻	$R_{DS(ON)}$	TFS7701 $I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 25\text{ }^{\circ}\text{C}$		4.3	4.95
			$T_J = 100\text{ }^{\circ}\text{C}$		6.5	7.48
		TFS7702 $I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 25\text{ }^{\circ}\text{C}$		2.7	3.10
			$T_J = 100\text{ }^{\circ}\text{C}$		4.1	4.70
		TFS7703 $I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 25\text{ }^{\circ}\text{C}$		2.0	2.30
			$T_J = 100\text{ }^{\circ}\text{C}$		3.0	3.45
		TFS7704 $I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 25\text{ }^{\circ}\text{C}$		1.55	1.78
			$T_J = 100\text{ }^{\circ}\text{C}$		2.35	2.70

TFS7701-7708

参数	符号	条件		最小值	典型值	最大值	单位
		源极 = 0 V; $T_J = 0\text{ }^{\circ}\text{C}$ 到 $100\text{ }^{\circ}\text{C}$ (除非另有说明)					
低压端主MOSFET (续上)							
导通电阻	$R_{DS(ON)}$	TFS7705	$T_J = 25\text{ }^{\circ}\text{C}$		1.3	1.49	Ω
		$I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.95	2.24	
		TFS7706	$T_J = 25\text{ }^{\circ}\text{C}$		1.1	1.26	
		$I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.65	1.90	
		TFS7707	$T_J = 25\text{ }^{\circ}\text{C}$		1.0	1.15	
		$I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.45	1.67	
		TFS7708	$T_J = 25\text{ }^{\circ}\text{C}$		0.9	1.03	
		$I_D = 10\% I_{LIM(3)(MA)}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.3	1.50	
关断状态漏极漏电流	$I_{DSS(D)}$	TFS7701	$V_L, V_R = 0\text{ V},$ $I_{BP} = 6\text{ mA},$ $V_{DS} = 560\text{ V},$ $T_J = 100\text{ }^{\circ}\text{C}$			150	μA
		TFS7702				150	
		TFS7703				150	
		TFS7704				150	
		TFS7705				170	
		TFS7706				170	
		TFS7707				470	
		TFS7708				470	
击穿电压	$BV_{DSS(D)}$	$V_L, V_R = 0\text{ V}, I_{BP} = 6\text{ mA}, T_J = 25\text{ }^{\circ}\text{C}$		725			V
上升时间	$t_{R(D)}$				100		ns
下降时间	$t_{F(D)}$				50		ns
高压端主MOSFET							
导通电阻	$R_{DS(ON)(HD)}$	TFS7701	$T_J = 25\text{ }^{\circ}\text{C}$			1.90	Ω
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		2.40		
		TFS7702	$T_J = 25\text{ }^{\circ}\text{C}$			1.90	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		2.40		
		TFS7703	$T_J = 25\text{ }^{\circ}\text{C}$			1.20	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.50		
		TFS7704	$T_J = 25\text{ }^{\circ}\text{C}$			1.20	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.50		
		TFS7705	$T_J = 25\text{ }^{\circ}\text{C}$			0.90	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.10		
		TFS7706	$T_J = 25\text{ }^{\circ}\text{C}$			0.90	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		1.10		
		TFS7707	$T_J = 25\text{ }^{\circ}\text{C}$			0.71	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		0.90		
		TFS7708	$T_J = 25\text{ }^{\circ}\text{C}$			0.71	
		$(V_{HD} - V_{HS}) = 1\text{ V}$	$T_J = 100\text{ }^{\circ}\text{C}$		0.90		
等效输出电容	$C_{OSS(EFF)(HD)}$	TFS7701	$T_J = 25\text{ }^{\circ}\text{C}, V_{GS} = 0\text{ V}$ $V_{DS} = 0\text{ V}$ 至 $80\% V_{DSS(HD)}$			55	pF
		TFS7702				55	
		TFS7703				82	
		TFS7704				82	
		TFS7705				110	
		TFS7706				110	
		TFS7707				165	
		TFS7708				165	

参数	符号	条件 源极 = 0 V; $T_J = 0\text{ }^\circ\text{C}$ 到 $100\text{ }^\circ\text{C}$ (除非另有说明)		最小值	典型值	最大值	单位
高压端主MOSFET (续上)							
击穿电压	$BV_{DSS(HD)}$	$T_J = 25\text{ }^\circ\text{C}$		530			530
关断状态漏极漏电流	$I_{DSS(HD)}$	TFS7701	$V_D = 424\text{ V},$ $T_J = 100\text{ }^\circ\text{C}$			60	μA
		TFS7702				60	
		TFS7703				60	
		TFS7704				60	
		TFS7705				80	
		TFS7706				80	
		TFS7707				110	
		TFS7708				110	
导通电压上升时间	$t_{R(HD)}$				30		ns
关断电压下降时间	$t_{F(HD)}$				25		ns
高压端偏置分流电压	$V_{DDH(SHUNT)}$	$I_{DDH} = 5\text{ mA}$ 见注释A			12.2		V
高压端欠压导通阈值	$V_{DDH(UVON)}$	见注释A			11.5		V
高压端欠压关断阈值	$V_{DDH(UVOFF)}$	见注释A			10.3		V
高压端分流迟滞电压	$V_{DDH(HYST)}$	见注释A			1.1		V
待机MOSFET							
导通电阻	$R_{DS(ON)(DS)}$	$I_{DSB} = 10\% I_{LIM(4)(DSB)}$	$T_J = 25\text{ }^\circ\text{C}$		8.5	9.7	Ω
			$T_J = 100\text{ }^\circ\text{C}$		12.8	14.6	
关断状态漏极漏电流	$I_{DSS1(DS)}$	$V_{BP} = 6.2\text{ V}$ $V_{EN} = 0\text{ V}$ $V_{DS} = 560\text{ V}$ $T_J = 100\text{ }^\circ\text{C}$				200	μA
	$I_{DSS2(DS)}$	$V_{BP} = 6.2\text{ V}$ $V_{EN} = 0\text{ V}$	$V_{DS} = 375\text{ V},$ $T_J = 50\text{ }^\circ\text{C}$		15		
击穿电压	$BV_{DSS(DS)}$	$V_{BP} = 6.2\text{ V}, V_{EN} = 0\text{ V},$ $T_J = 25\text{ }^\circ\text{C}$		725			V
漏极供电电压	$V_{DSB(START)}$			50			V
待机控制器							
待机模式下的输出频率	$f_{S(SB)}$	$T_J = 25\text{ }^\circ\text{C}$	平均	124	132	140	kHz
			抖动的峰-峰值		8		
最大占空比	$DC_{MAX(DSB)}$	$I_L = 40\text{ }\mu\text{A}$		66	69	72	%
使能引脚上关断阈值电流	I_{DIS}			-150	-105	-80	μA
使能引脚电压	V_{EN}	$I_{EN} = -25\text{ }\mu\text{A}$		2.7	3.6	4.5	V

参数	符号	条件 源极 = 0 V; $T_J = 0\text{ }^{\circ}\text{C}$ 到 $100\text{ }^{\circ}\text{C}$ (除非另有说明)	最小值	典型值	最大值	单位
待机控制器 (续上)						
旁路引脚充电电流	I_{CH1}	$V_{BP} = 0\text{ V},$ $T_J = 25\text{ }^{\circ}\text{C}$	-5	-4.0	-2	mA
	I_{CH2}	$V_{BP} = 4\text{ V},$ $T_J = 25\text{ }^{\circ}\text{C}$	-4	-2.1	0	
旁路引脚电压	V_{BP}	$V_{DS} = 50\text{ V}$	5.60	5.80	6.00	V
旁路引脚电压迟滞	$V_{BP(HYST)}$		0.80	1.1	1.3	V
旁路引脚分流电压	$V_{BP(SHUNT)}$	$I_{BP} = 2\text{ mA}$	5.8	6.15	6.4	V
待机电路保护						
使能引脚流限选择范围#1	$I_{LIM(1)(DSB)}$	启动		0-5		μA
使能引脚流限选择范围#2	$I_{LIM(2)(DSB)}$	启动		5-12		μA
使能引脚流限选择范围#3	$I_{LIM(3)(DSB)}$	启动		12-24		μA
使能引脚流限选择范围#4	$I_{LIM(4)(DSB)}$	启动		24-48		μA
待机电流限流点	$I_{LIM(1)(DSB)}$	$I_L = 20\text{ }\mu\text{A}, di/dt = 95\text{ mA}/\mu\text{s}, T_J = 25\text{ }^{\circ}\text{C}$	450	500	540	mA
	$I_{LIM(2)(DSB)}$	$I_L = 20\text{ }\mu\text{A}, di/dt = 105\text{ mA}/\mu\text{s}, T_J = 25\text{ }^{\circ}\text{C}$	500	550	600	
	$I_{LIM(3)(DSB)}$	$I_L = 20\text{ }\mu\text{A}, di/dt = 123\text{ mA}/\mu\text{s}, T_J = 25\text{ }^{\circ}\text{C}$	610	650	690	
	$I_{LIM(4)(DSB)}$	$I_L = 20\text{ }\mu\text{A}, di/dt = 143\text{ mA}/\mu\text{s}, T_J = 25\text{ }^{\circ}\text{C}$	690	750	810	
	ΔI_{LIM}	$I_{LIM}(I_L = 100\text{ }\mu\text{A}) / I_{LIM}(I_L = 20\text{ }\mu\text{A})$ $di/dt = 125\text{ mA}/\mu\text{s}$		84		%
一般电路保护						
功率因数	I^2f	$I^2f = I_{LIM(3)(DSB)(TYP)} \times f_{S(SB)(OSC)(TYP)}$ $T_J = 25\text{ }^{\circ}\text{C}$	$0.9 \times I^2f$	I^2f	$1.12 \times I^2f$	A^2Hz
初始电流限流点	I_{INIT}	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释D	$0.75 \times$ $I_{LIM(MIN)}$			
前沿消隐时间 (主)	$t_{LEB(D)}$	$T_J = 25\text{ }^{\circ}\text{C}$		150		ns
前沿消隐时间 (待机)	$t_{LEB(DSB)}$	$T_J = 25\text{ }^{\circ}\text{C}$ 见注释D	170	215		ns
流限延迟 (主)	$t_{LD(D)}$	$T_J = 25\text{ }^{\circ}\text{C}$		150		ns

参数	符号	条件 源极 = 0 V; $T_J = 0^\circ\text{C}$ 到 100°C (除非另有说明)	最小值	典型值	最大值	单位
一般电路保护 (续上)						
流限延迟 (待机)	$t_{ILD(DSB)}$	$T_J = 25^\circ\text{C}$		150		ns
热关断温度	T_{SD}	见注释D		118		$^\circ\text{C}$
热关断迟滞	$T_{SD(HYST)}$			55		$^\circ\text{C}$
自动重新启动导通时间 (在 f_{OSC} 下, 待机)	t_{AR}	$T_J = 25^\circ\text{C}$		64		ms
自动重新启动占空比 (待机)	DC_{AR}	$T_J = 25^\circ\text{C}$		2.2		%
供电电流						
漏极供电电流	I_{S1}	EN电流 $> I_{DIS}$ (无MOSFET开关)	200	550	800	μA
	I_{S2}	EN开 (待机MOSFET 开关, 在 f_{OSC} 下)	360	710	960	

注释:

- A. $V_{DDH(SHUNT)}$ 减去 $V_{DDH(UV_ON)}$ 等于 250 mV 最小值。
- B. Level 1 $R_{FB} =$ 开, Level 2 $R_{FB} = 511\text{ k}\Omega$, Level 3 $R_{FB} = 232\text{ k}\Omega$ 。
- C. Level 1 $R_{EN} =$ 开, Level 2 $R_{EN} = 511\text{ k}\Omega$, Level 3 $R_{EN} = 232\text{ k}\Omega$, Level 4 $R_{EN} = 107\text{ k}\Omega$ 。
- D. 由特性保证。生产时未经测试。

典型性能特性

注: 所显示的曲线采用的频率为 $f_{S1(MA)} = 66 \text{ kHz}$ 和 $f_{S(SB)} = 132 \text{ kHz}$ 。

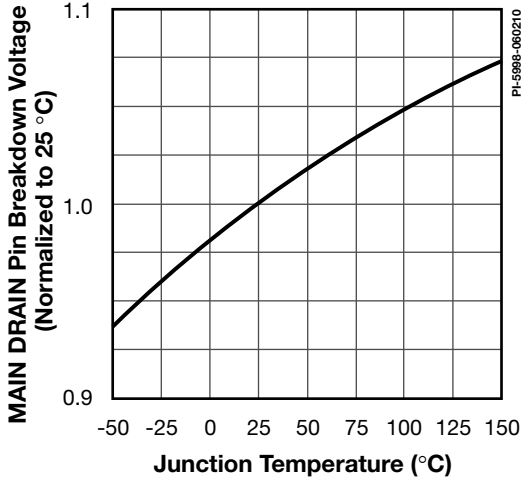


图 32. 主电源。击穿电压相对于温度的变化

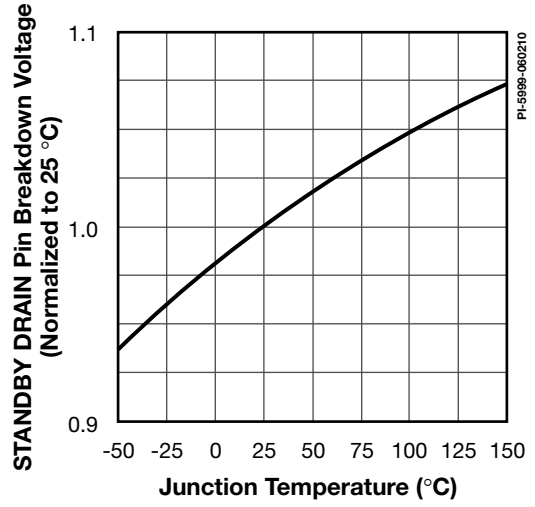


图 33. 待机电源。击穿电压相对于温度的变化

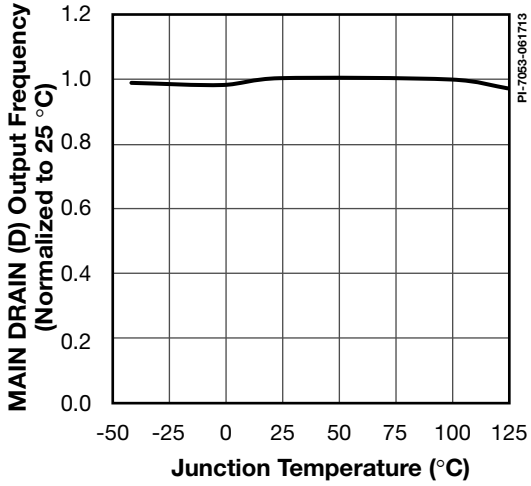


图 34. 主开关频率相对于温度的变化

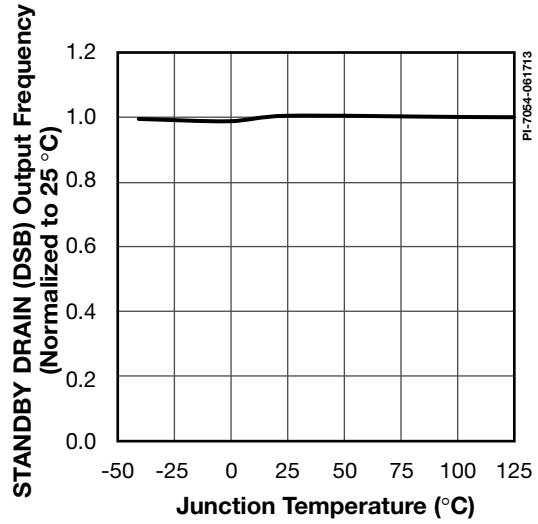


图 35. 待机开关频率相对于温度的变化

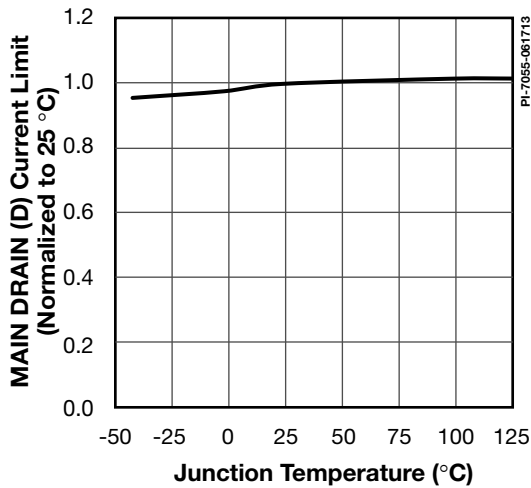


图 36. 主漏极(D)电流限流点相对于温度的变化

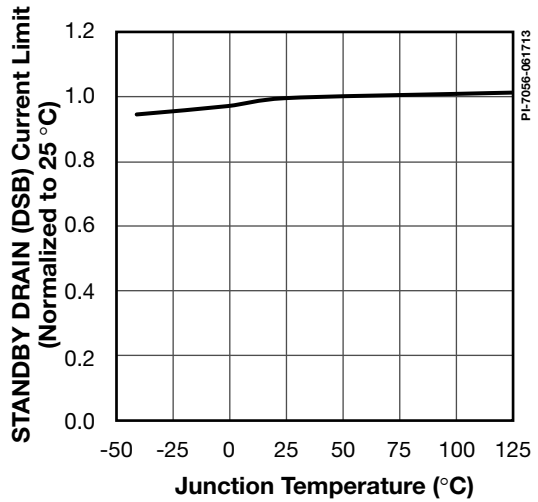


图 37. 待机漏极(DSB)电流限流点相对于温度的变化

典型性能特性 (续上)

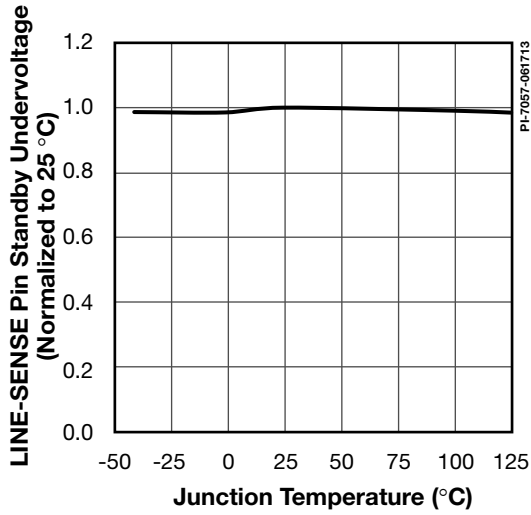


图 38. 待机电源。欠压阈值相对于结温的变化

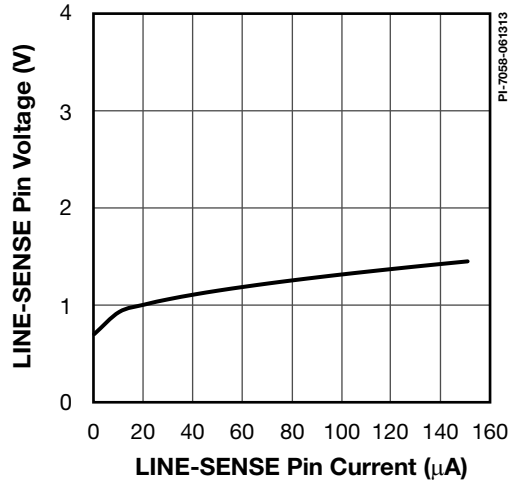


图 39. 线电压检测(L)引脚电压相对于电流的变化

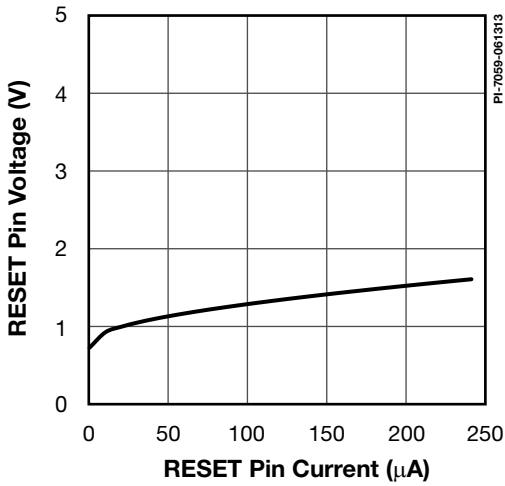


图 40. 复位(R)引脚电压随电流的变化

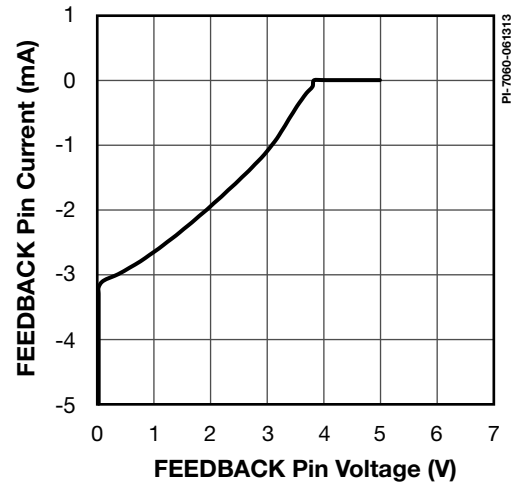


图 41. 反馈(FB)引脚电流相对于电压的变化

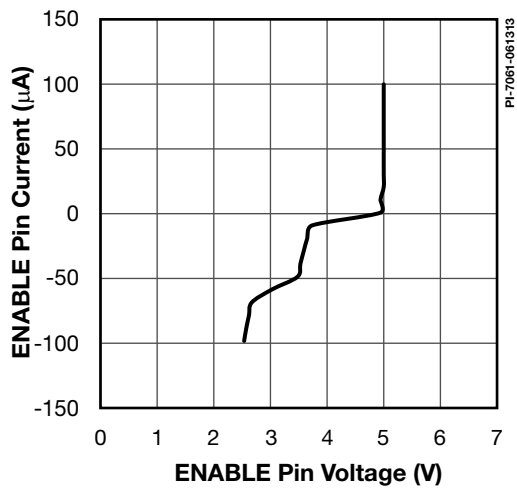


图 42. 使能(EN)引脚电流相对于电压的变化

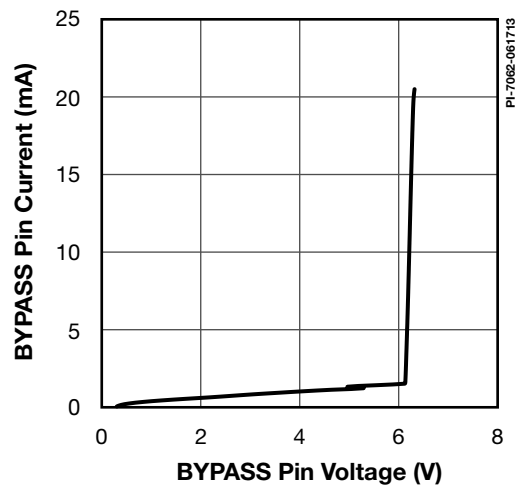


图 43. 旁路(BP)引脚电流相对于电压的变化

典型性能特性 (续上)

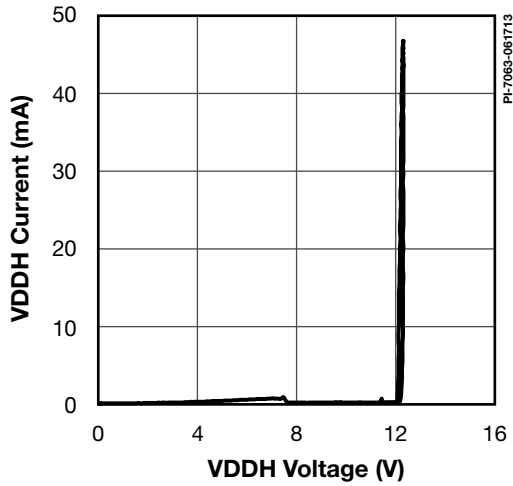


图 44. VDDH引脚电流相对于电压的变化

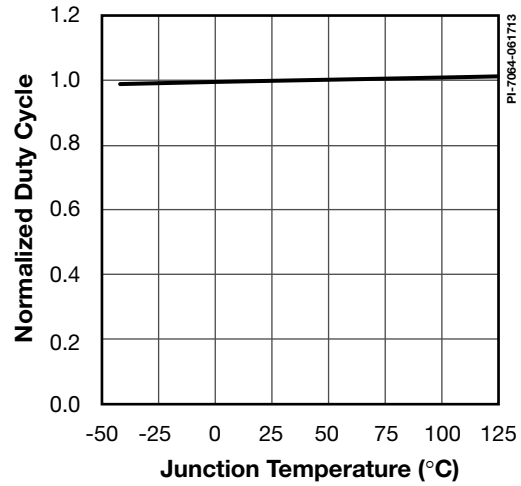


图 45. 占空比相对于温度的变化($I_L = 100 \mu A$, $I_R = 110 \mu A$)

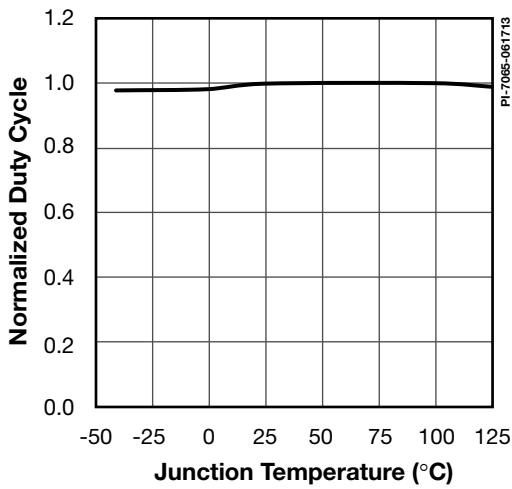


图 46. 占空比相对于温度的变化($I_L = 115 \mu A$, $I_R = 170 \mu A$)

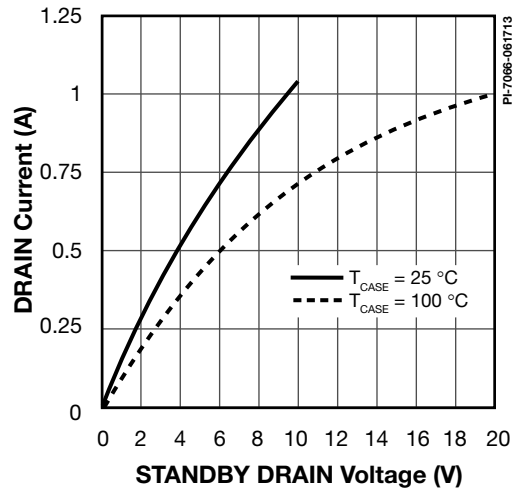


图 47. 待机电源。输出特性

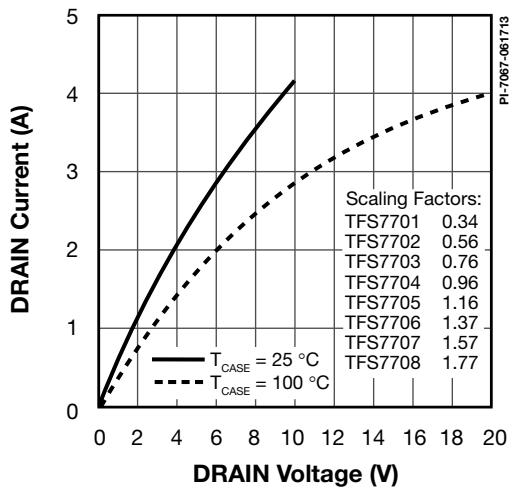


图 48. 漏极供电。输出特性

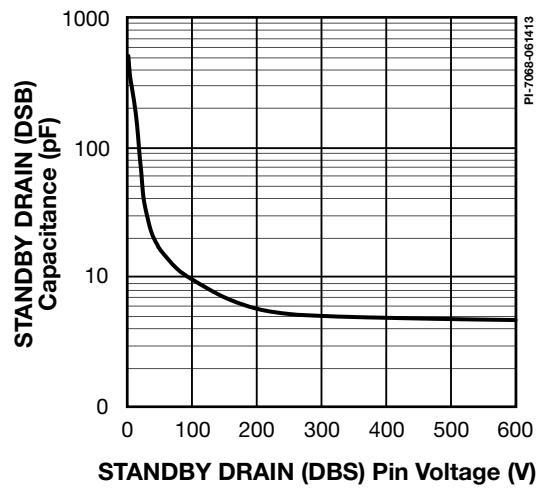


图 49. 待机漏极电容相对于漏极电压的变化

典型性能特性 (续上)

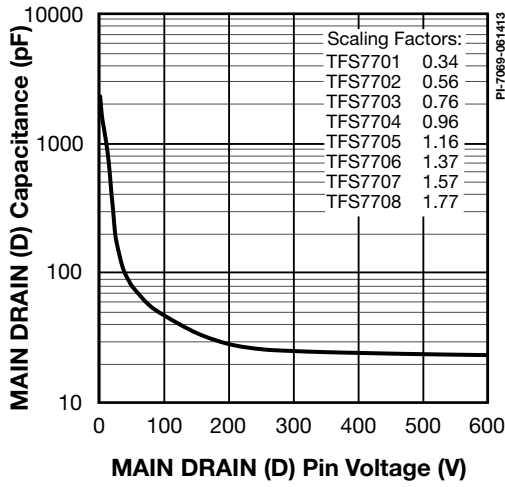


图 50. 主漏极电容相对于漏极电压的变化

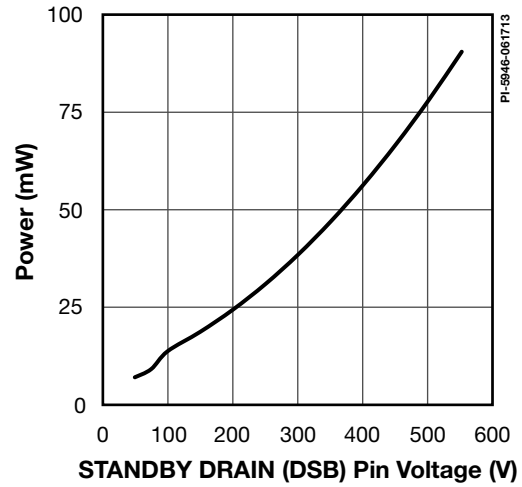


图 51. 待机漏极开关功率相对于漏极电压的变化

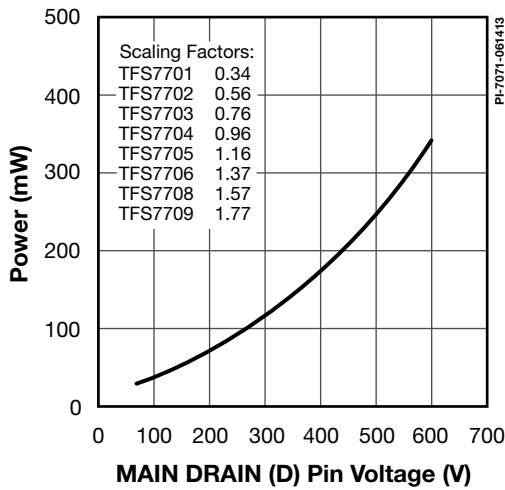


图 52. 主漏极开关功率相对于漏极电压的变化

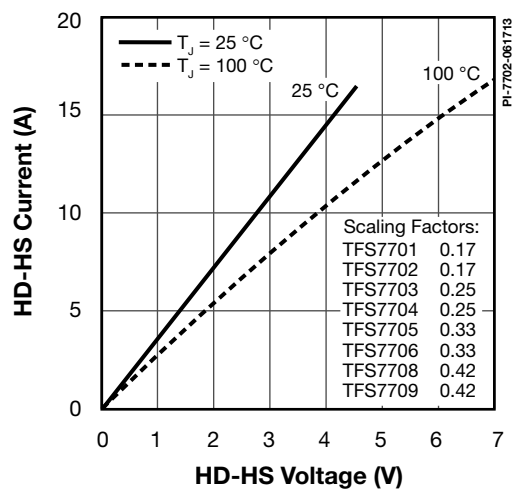


图 53. 高压端MOSFET (HD-HS)漏极电流相对漏极电压的变化

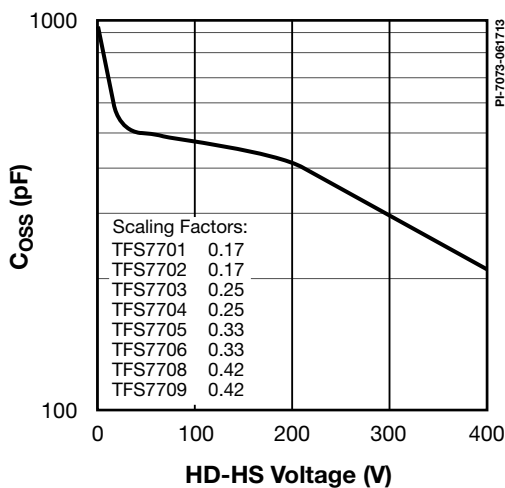


图 54. 高压端MOSFET (HD-HS)漏极电流相对漏极电压的变化

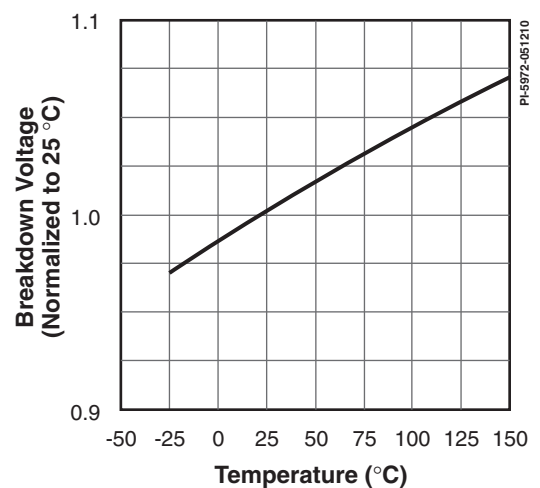


图 55. 高压端MOSFET击穿电压相对于温度的变化

典型性能特性 (续上)

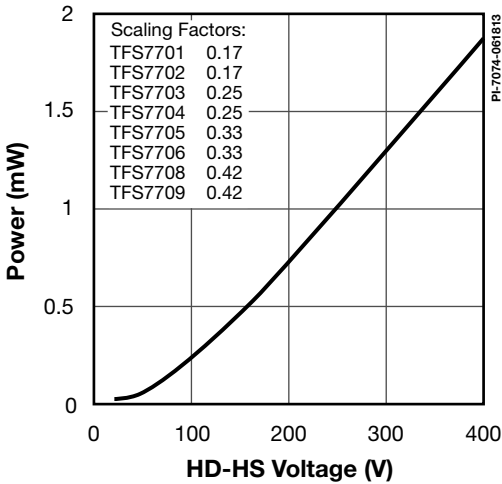


图 56. 高压端MOSFET (HD-HS)功率相对漏极电压的变化

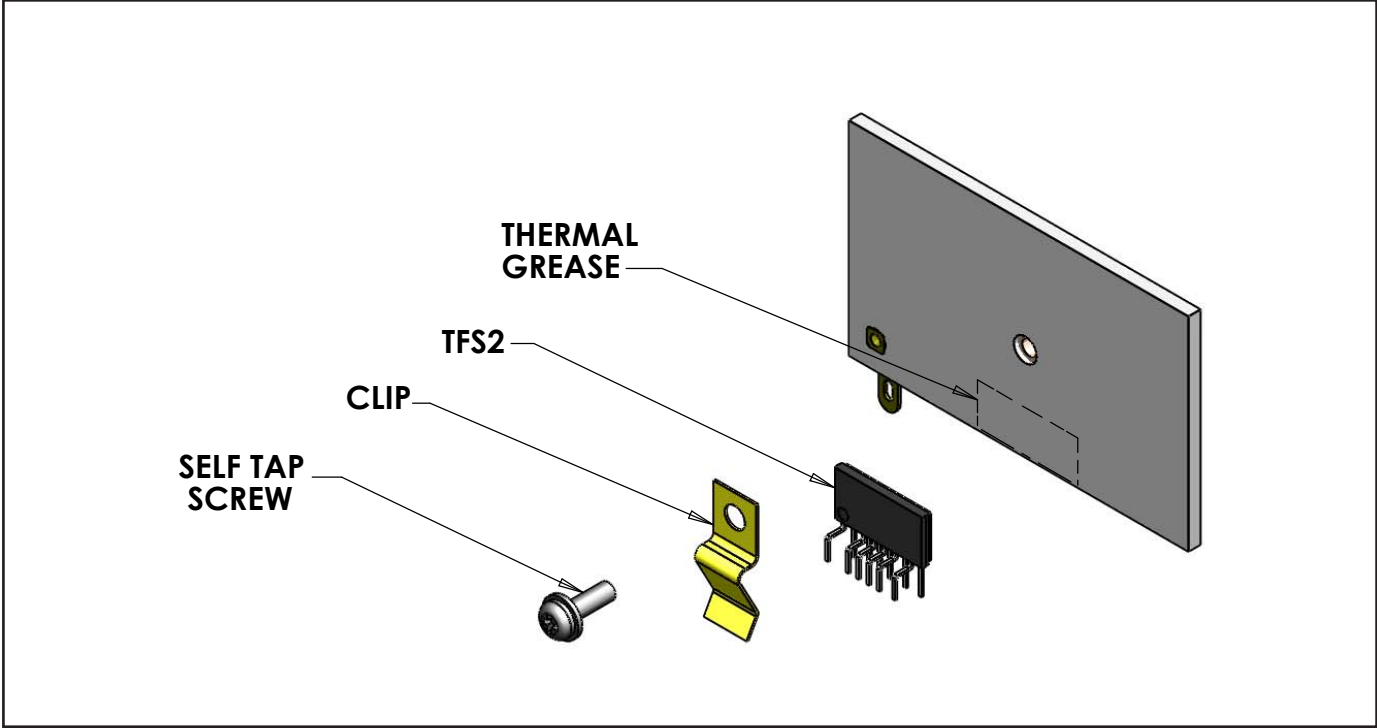
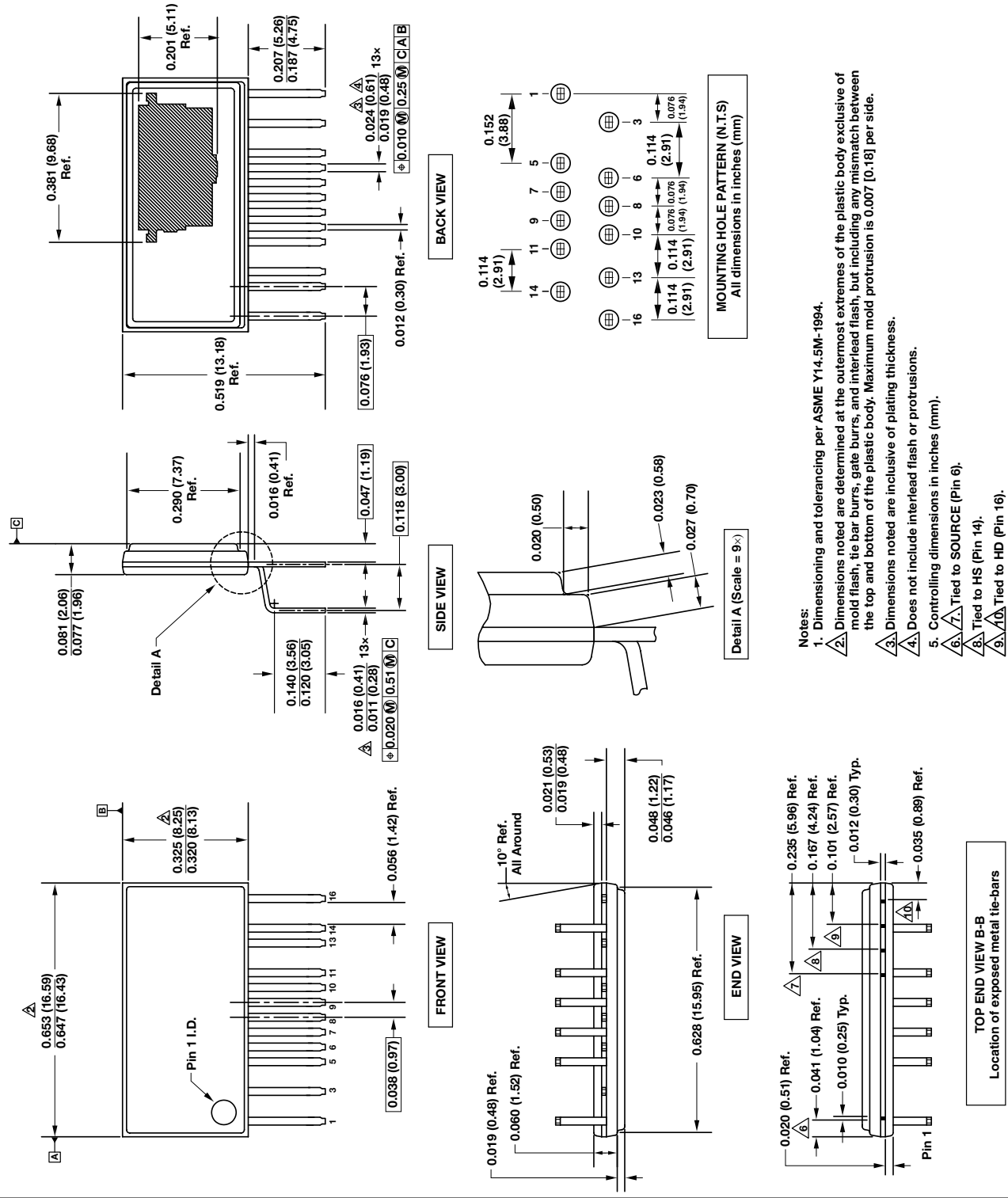


图 57. 散热片装配 - 使用导热硅脂

eSIP-16F (H Package)

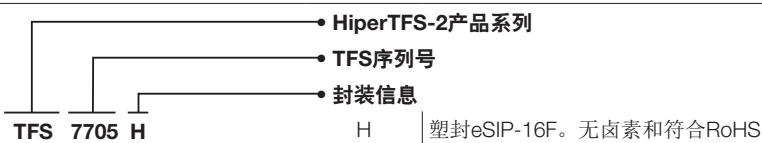


PI-7080-070813

元件订购信息

元件编号	选项	数量
TFS7701H	Tube	30
TFS7702H	Tube	30
TFS7703H	Tube	30
TFS7704H	Tube	30
TFS7705H	Tube	30
TFS7706H	Tube	30
TFS7707H	Tube	30
TFS7708H	Tube	30

元件标识信息



修订版本	注释	日期
A	Code A	11/13
B	移动了第3页“输出短路保护(SCP)”文字的位置。	04/15

有关最新产品信息, 请访问: www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.power.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, InnoSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2014, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部
5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@power.com

中国 (上海)
Rm 1601/1610, Tower 1,
Kerry Everbright City
No. 218 Tianmu Road West,
Shanghai, P.R.C. 200070
Phone: +86-21-6354-6323
Fax: +86-21-6354-6325
e-mail: chinasales@power.com

中国 (深圳)
17/F, Hivac Building, No. 2,
Keji Nan 8th Road, Nanshan
District, Shenzhen, China,
518057
Phone: +86-755-8672-8689
Fax: +86-755-8672-8690
e-mail: chinasales@power.com

德国
Lindwurmstrasse 114
80337 Munich
Germany
Phone: +49-895-527-39110
Fax: +49-895-527-39200
e-mail: eurosales@power.com

印度
#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@power.com

意大利
Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI)
Italy
Phone: +39-024-550-8701
Fax: +39-028-928-6009
e-mail: eurosales@power.com

日本
Kosei Dai-3 Bldg.
2-12-11, Shin-Yokohama,
Kohoku-ku
Yokohama-shi Kanagwan
222-0033 Japan
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@power.com

韩国
RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@power.com

新加坡
51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@power.com

台湾
5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@power.com

英国
First Floor, Unit 15, Meadway
Court, Rutherford Close,
Stevenage, Herts. SG1 2EF
United Kingdom
Phone: +44 (0) 1252-730-141
Fax: +44 (0) 1252-727-689
e-mail: eurosales@power.com